

Universität Koblenz–Landau
Institut für Physik

Name:
Vorname:
Matr. Nr.:
Studiengang:

Klausur

zur Vorlesung
“Technische Informatik A”

Mittwoch 05.03.2003

Lösen Sie die Aufgaben 1 - 6!
Verwenden Sie keinen Bleistift!
Außer Taschenrechner sind keine weiteren Hilfsmittel zugelassen.

GUTEN ERFOLG !!!

Aufgabe	1	2	3	4	5	6
max. Punkte	10	6	10	11	11	12
err. Punkte						

Summe Pkte.:

Note.:

Aufgabe 1: Schaltalgebra

a) Überprüfen Sie mit den Regeln der Schaltalgebra, ob die folgenden Gleichungen gelten:

1.) $(\bar{A} \equiv B) \wedge (A \equiv B) = 1$ () / **3**

2.) $(A \equiv B) \neq C = A \neq (B \equiv C)$ () / **3**

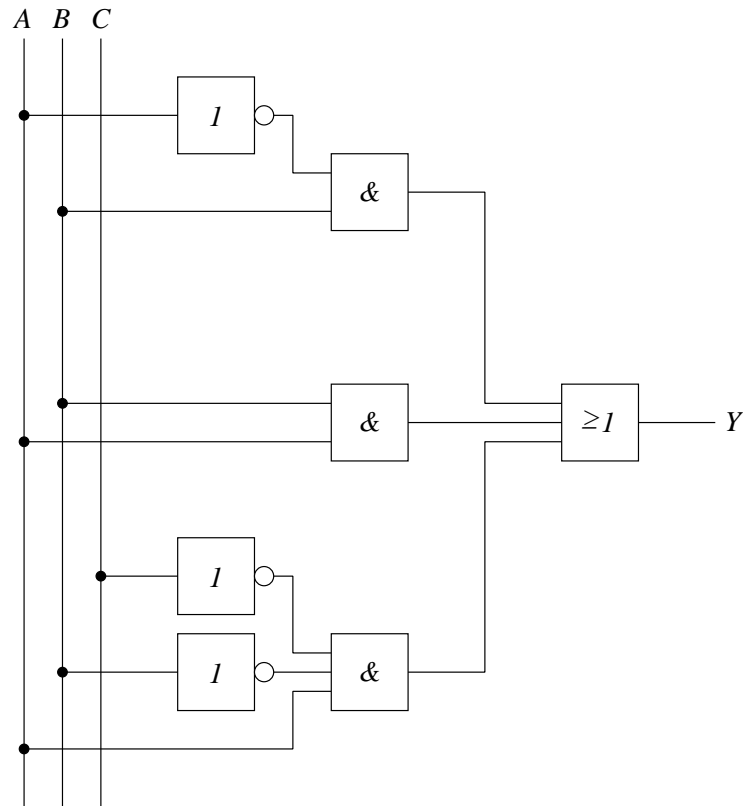
3.) $\overline{(A \vee B) \wedge (\overline{A \wedge B})} = A \neq B$ () / **2**

b) Realisieren Sie ein NOR-Gatter mit 4 Eingängen mit Hilfe eines OR-Gatters mit 3 Eingängen und einem NOR-Gatter mit 2 Eingängen.

() / **2**

Aufgabe 2: Analyse von Schaltnetzen

Gegeben ist das folgende Schaltbild:



a) Ermitteln Sie die Funktionsgleichung

$Y =$

() / 2

b) Vereinfachen und minimieren Sie mit den Regeln der Schaltalgebra diese Funktionsgleichung. () / **3**

c) Zeichnen Sie von der minimierten Funktionsgleichung das Schaltnetz. () / **1**

Aufgabe 3: Komparator

Komparatoren vergleichen zwei Binärzahlen (a,b). Vergleichskriterien sollen sein:

$$a = b$$

$$a < b$$

$$a > b$$

a) Entwerfen Sie einen Komparator für einstellige Binärzahlen.

1) Erstellen Sie die Funktionstabelle für den 1-Bit Komparator:

a	b	y_1 $a = b$	y_2 $a < b$	y_3 $a > b$
0	0			
0	1			
1	0			
1	1			

() / 1

2) Erstellen Sie die Funktionsgleichung in DNF für:

$$y_1 =$$

$$y_2 =$$

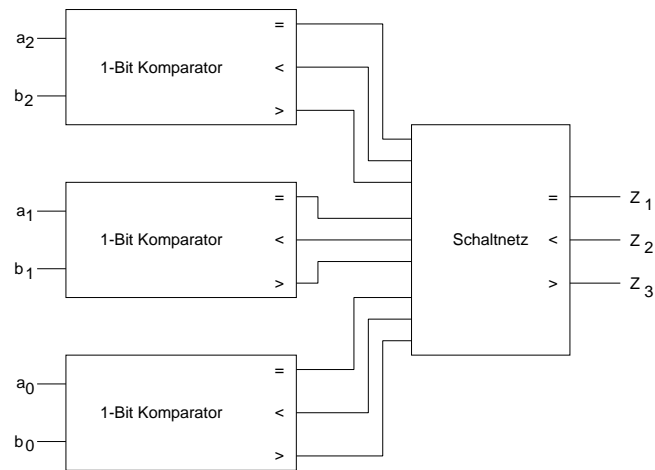
$$y_3 =$$

() / 1

3) Zeichnen Sie das Schaltbild des 1–Bit Komparators

() / 1

b) Entwerfen Sie einen 3–Bit Komparator mit Hilfe von 1–Bit Komparatoren mit paralleler Eingabe und Ausgabe. Gegeben ist der folgende Aufbau. Das eingezeichnete Schaltnetz ist zu entwerfen.



1) Erstellen Sie die Funktionsgleichungen. **Hinweis:** Durch die 9 Eingänge können Sie keine Wahrheitstabelle aufstellen. Sie müssen die Funktionsgleichungen durch logische Verknüpfungen der Ausgangsfunktionen der 1–Bit Komparatoren herleiten.

$Z_1 : a = b$ wenn

$Z_2 : a < b$ wenn

$Z_3 : a > b$ wenn

() / 5

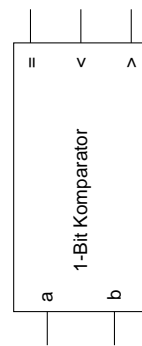
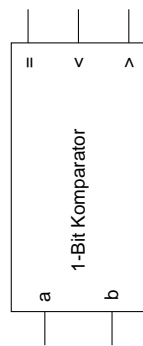
2) Zeichnen Sie das Schaltbild

() / 2

Z_1

Z_2

Z_3



b_2 b_1 b_0 a_2 a_1 a_0

Aufgabe 4: VA-PLA

Realisierung eines Volladdierers (VA) mit PLA-Bausteinprogrammierung. (d.h. sowohl die UND- als auch die ODER-Matrix ist frei programmierbar)

- a) Erstellen Sie die Funktionstabelle eines VA

a	b	$c_{\ddot{u}}$	S	\ddot{U}

() / 1

- b) Erstellen Sie die Funktionen für die Summe $S(a, b, c_{\ddot{u}})$ sowie für den Übertrag $\ddot{U}(a, b, c_{\ddot{u}})$ in DNF

$$S(a, b, c_{\ddot{u}}) =$$

$$\ddot{U}(a, b, c_{\ddot{u}}) =$$

() / 1

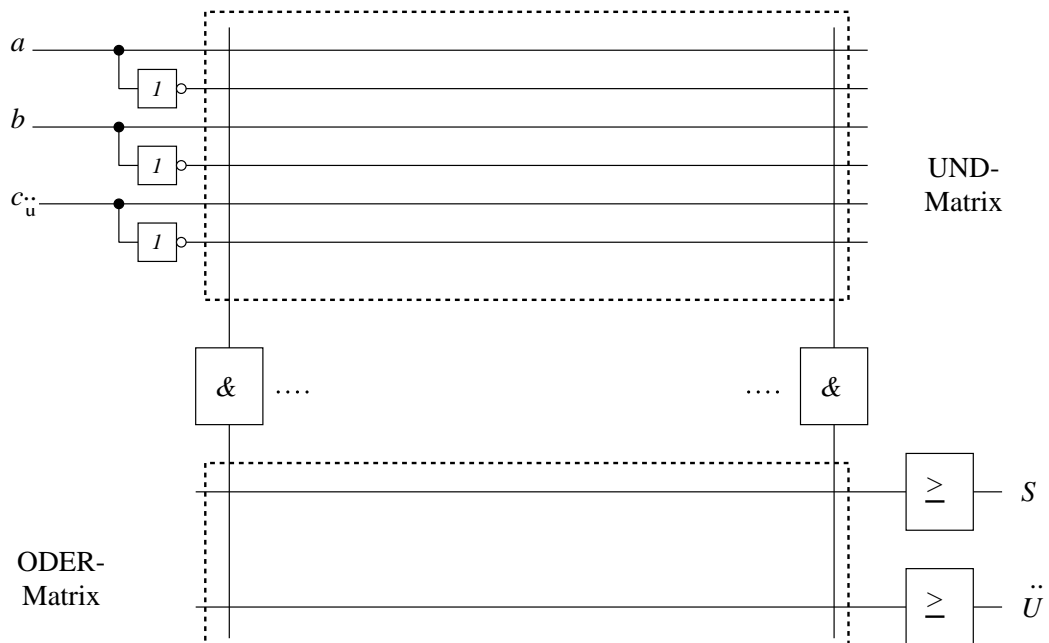
- c) Minimieren Sie die Funktionen mit Hilfe der vorbereiteten KV-Diagrammen () / 2

S	$a \backslash bc_{\ddot{u}}$	00	01	11	10
	0				
1					

\ddot{U}	$a \backslash bc_{\ddot{u}}$	00	01	11	10
	0				
1					

- d) Programmieren Sie den abgebildeten PLA, indem Sie an den entsprechenden Kreuzungsstellen **deutliche** Kopplungspunkte einzeichnen. Verwenden Sie dazu die oben entwickelten minimierten Funktionen. **Hinweis:** Die Matrizen sind nicht komplett und entsprechend zu erweitern.

() / 7



Aufgabe 5: Entwurf eines Schaltwerks

Entwerfen Sie mit JK-Flipflops einen steuerbaren Zähler, der bei Steuervariable $X = 0$ die Zählfolge '0-2-3-0...' und bei $X = 1$ die Zählfolge '0-2-1-3-0...' zählt.

a) Zeichnen Sie den Zustandsgraphen

() / 1

b) Erstellen Sie die Funktionstabelle. Verwenden Sie, wo immer möglich, 'don't care' Symbole.

X	t_n		t_{n+1}		t_n			
	Q_1	Q_0	Q_1	Q_0	J_1	K_1	J_0	K_0

() / 4

c) Minimieren Sie die Funktionsgleichungen mit Hilfe der vorbereiteten KV-Tafeln. () / 4

J_0	$Q_1^n Q_0^n$ X	00	01	11	10
	0				
	1				

K_0	$Q_1^n Q_0^n$ X	00	01	11	10
	0				
	1				

J_1	$Q_1^n Q_0^n$ X	00	01	11	10
	0				
	1				

K_1	$Q_1^n Q_0^n$ X	00	01	11	10
	0				
	1				

d) Geben Sie die Funktionsgleichungen in minimierter Form an:

$$J_0 =$$

$$K_0 =$$

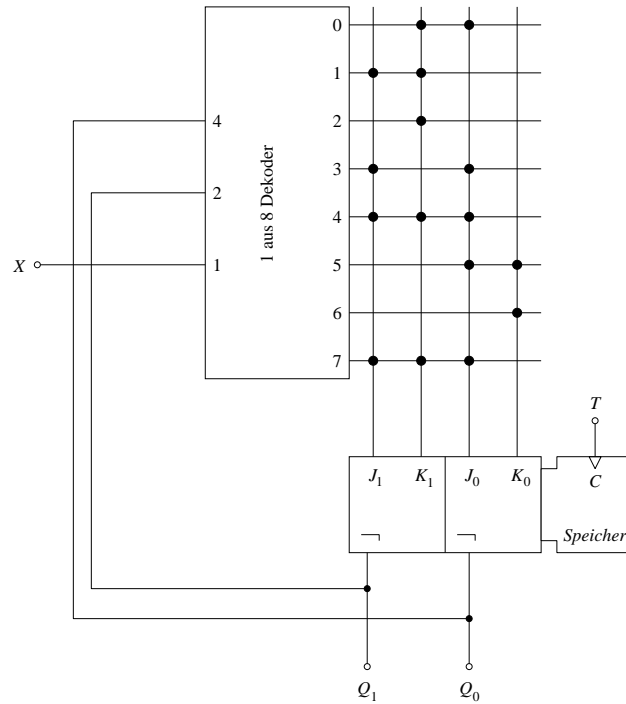
$$J_1 =$$

$$K_1 = \quad () / 1$$

e) Zeichnen Sie das Schaltbild () / 1

Aufgabe 6: Analyse eines Schaltwerks

Analysieren Sie folgendes Schaltwerk aus einem EPROM und JK-FlipFlops.



- a) Erstellen Sie die Funktionstabelle. Beachten Sie die Belegung der Adresseingänge des EPROMS.

X	t_n		t_{n+1}		t_n			
	Q_1	Q_0	Q_1	Q_0	J_1	K_1	J_0	K_0

b) Zeichnen Sie den Zustandsgraphen

() / **2**

c) Benennen Sie den Automatentypen und beschreiben Sie die Funktion des Schaltwerks. Verwenden Sie dabei die entsprechenden Fachtermini.

() / **2**