

Universität Koblenz–Landau
Institut Naturwissenschaften
Abteilung Physik

Name: **Musterlösung**
Vorname:
Matr. Nr.:
Studiengang:

WS 2011/12

Klausur
zur
“Digitaltechnik”

Dienstag, 28.2.2012

Lösen Sie die Aufgaben 1 - 6!
Verwenden Sie keinen Bleistift!
Es sind keine weiteren Hilfsmittel zugelassen.
Schalten Sie Ihr Handy aus!

GUTEN ERFOLG !!!

Aufgabe	1	2	3	4	5	6
max. Punkte	12	6	7	14	10	11
err. Punkte						

Punkte:

Note:

Aufgabe 1: Schaltalgebra

- a) Überprüfen Sie mit den Regeln der Schaltalgebra, ob das de Morgan'sche Gesetz auch für die Antivalenzfunktion gilt

$$\overline{A \not\equiv B} = \bar{A} \equiv \bar{B}$$

$$\begin{aligned} \overline{A \not\equiv B} &= \overline{A\bar{B} \vee \bar{A}B} \\ &= (\bar{A} \vee B) \wedge (A \vee \bar{B}) \\ &= \bar{A}A \vee \bar{A}\bar{B} \vee AB \vee \bar{B}B \\ &= \bar{A}\bar{B} \vee AB \end{aligned}$$

mit $C = \bar{A}, D = \bar{B}$

$$\begin{aligned} &= CD \vee \bar{C}\bar{D} \\ &= C \equiv D \\ &= \bar{A} \equiv \bar{B} \end{aligned}$$

() / 4

- b) Vereinfachen Sie mit den Regeln der Schaltalgebra die KNF einer NOR-Funktion mit zwei Eingängen A und B:

$$\begin{aligned} \overline{A \vee B} &= M1 \wedge M2 \wedge M3 \\ &= (A \vee \bar{B}) \wedge (\bar{A} \vee B) \wedge (\bar{A} \vee \bar{B}) \\ &= (A \vee \bar{B}) \wedge [\bar{A} \vee (B \wedge \bar{B})] \\ &= (A \vee \bar{B}) \wedge \bar{A} \\ &= (A \wedge \bar{A}) \vee (\bar{B} \wedge \bar{A}) \\ &= (\bar{A} \wedge \bar{B}) \\ &= \overline{A \vee B} \end{aligned}$$

() / 4

- c) Das ALU-Schaltnetz aus der Vorlesung benötigt eine Versorgungsspannung von 5 Volt. Dabei fließt ein Strom von 0,5 A. Zur Verfügung stand jedoch nur ein Bleiakku mit einer Spannung von 6 Volt. Berechnen Sie einen geeigneten Vorwiderstand R_x , damit sich an der ALU die geforderten Werte einstellen.

$$R_A = \frac{U_A}{I} = \frac{5V}{0,5A} = 10\Omega$$

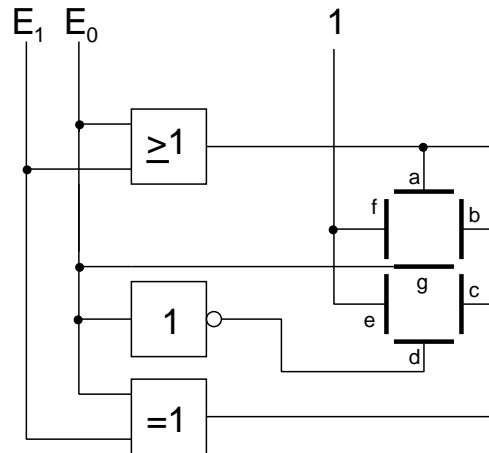
$$R_g = \frac{U_g}{I} = \frac{6V}{0,5A} = 12\Omega$$

$$R_x = R_g - R_A = 12\Omega - 10\Omega = 2\Omega$$

() / 4

Aufgabe 2: Analyse Schaltnetz

Gegeben sei folgendes Schaltnetz zur Ansteuerung einer 7-Segment-Anzeige:



a) Vervollständigen Sie die folgende Wahrheitstabelle:

E_1	E_0	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	0
0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0
1	1	1	1	0	0	1	1	1

() / 4

b) Gegeben sei eine Eingabefolge E_1E_0 von: 10, 11, 01, 00. Welche Buchstabenfolge (Wort) können Sie dann an der 7-Segmentanzeige ablesen?

O P A L

() / 2

Aufgabe 3: Synthese Schaltwerk

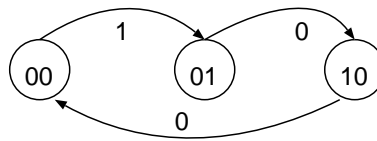
Entwickeln Sie ein Schaltnetz mit D-Flipflops zur Taktteilung im Verhältnis 3:1. Da es eine ungerade Teilung ist, wird das Ausgangssignal asymmetrisch. Das Ausgangssignal bestehe daher aus einer, sich wiederholenden Folge, die aus einem HIGH Signal bestehe, das einen Takt lang ist, gefolgt von einem LOW Signal, das 2 Takte lang sei.

- a) Wie viele Zustände hat der Automat, und wie viele Flipflops werden demnach gebraucht?

Der Automat hat drei Zustände, somit werden 2 Flipflops gebraucht.

() / 2

- b) Zeichnen Sie einen Zustandsgraphen:



() / 1

- c) Erstellen Sie eine Zustandsfolgetabelle und die KV-Tafeln:

Q_1	Q_0	Q_1^+	Q_0^+	A
0	0	0	1	1
0	1	1	0	0
1	0	0	0	0
1	1	x	x	x

Q1:		Q0:	
Q0	Q1	Q0	Q1
0	1	0	1
0	0	0	1
1	0	0	x

() / 2

- d) Ermitteln Sie die minimierten Funktionen:

$$Q_1^+ = Q_0$$

$$Q_0^+ = A = \overline{Q_1} \wedge \overline{Q_0} = \overline{Q_1} \vee Q_0$$

() / 2

Aufgabe 4: Synthese Schaltwerk

Zur Ansteuerung eines Schrittmotors wird ein zyklischer 2-Bit Graycode Zähler benötigt. Damit der Motor sich in beide Richtungen drehen kann, muss der Zähler umschaltbar vorwärts und rückwärts zählen können. Um den Motor anzuhalten, muss bei Bedarf der aktuelle Zustand gehalten werden.

Entwerfen Sie ein Schaltwerk, das die oben genannten Aufgaben erfüllt. Das Schaltwerk habe zwei Eingangsvariablen E_1 und E_0 . Das Verhalten des Schaltwerks sei wie folgt definiert:

- $E_1, E_0 = 0,0$: Halten des aktuellen Zustands
- $E_1, E_0 = 0,1$: zyklischer Graycode vorwärts
- $E_1, E_0 = 1,0$: zyklischer Graycode rückwärts
- $E_1, E_0 = 1,1$: unbenutzt

Das Schaltwerk bestehe aus zwei JK-MS Flipflops. Die Zustände der Flipflops sind gleichzeitig als Ausgabe zu interpretieren (keine Ausgangsfunktion).

a) Vervollständigen Sie die folgende Wahrheitstabelle:

E_1	E_0	Q_1	Q_0	Q_1^+	Q_0^+	J_1	K_1	J_0	K_0
0	0	0	0	0	0	0	x	0	x
0	0	0	1	0	1	0	x	x	0
0	0	1	0	1	0	x	0	0	x
0	0	1	1	1	1	x	0	x	0
0	1	0	0	0	1	0	x	1	x
0	1	0	1	1	1	1	x	x	0
0	1	1	0	0	0	x	1	0	x
0	1	1	1	1	0	x	0	x	1
1	0	0	0	1	0	1	x	0	x
1	0	0	1	0	0	0	x	x	1
1	0	1	0	1	1	x	0	1	x
1	0	1	1	0	1	x	1	x	0
1	1	0	0	x	x	x	x	x	x
1	1	0	1	x	x	x	x	x	x
1	1	1	0	x	x	x	x	x	x
1	1	1	1	x	x	x	x	x	x

() / 8

b) Erstellen Sie die KV-Tafeln:

J_1 :

		Q_1Q_0			
		00	01	11	10
E_1E_0	00	0	0	x	x
	01	0	1	x	x
	11	x	x	x	x
	10	1	0	x	x

K_1 :

		Q_1Q_0			
		00	01	11	10
E_1E_0	00	x	x	0	0
	01	x	x	0	1
	11	x	x	x	x
	10	x	x	1	0

J_0 :

		Q_1Q_0			
		00	01	11	10
E_1E_0	00	0	x	x	0
	01	1	x	x	0
	11	x	x	x	x
	10	0	x	x	1

K_0 :

		Q_1Q_0			
		00	01	11	10
E_1E_0	00	x	0	0	x
	01	x	0	1	x
	11	x	x	x	x
	10	x	1	0	x

() / 4

c) Ermitteln Sie die minimierten Funktionen:

$$J_1 = E_0Q_0 \vee E_1\bar{Q}_0$$

$$K_1 = E_0\bar{Q}_0 \vee E_1Q_0$$

$$J_0 = E_0\bar{Q}_1 \vee E_1Q_1$$

$$K_0 = E_0Q_1 \vee E_1\bar{Q}_1$$

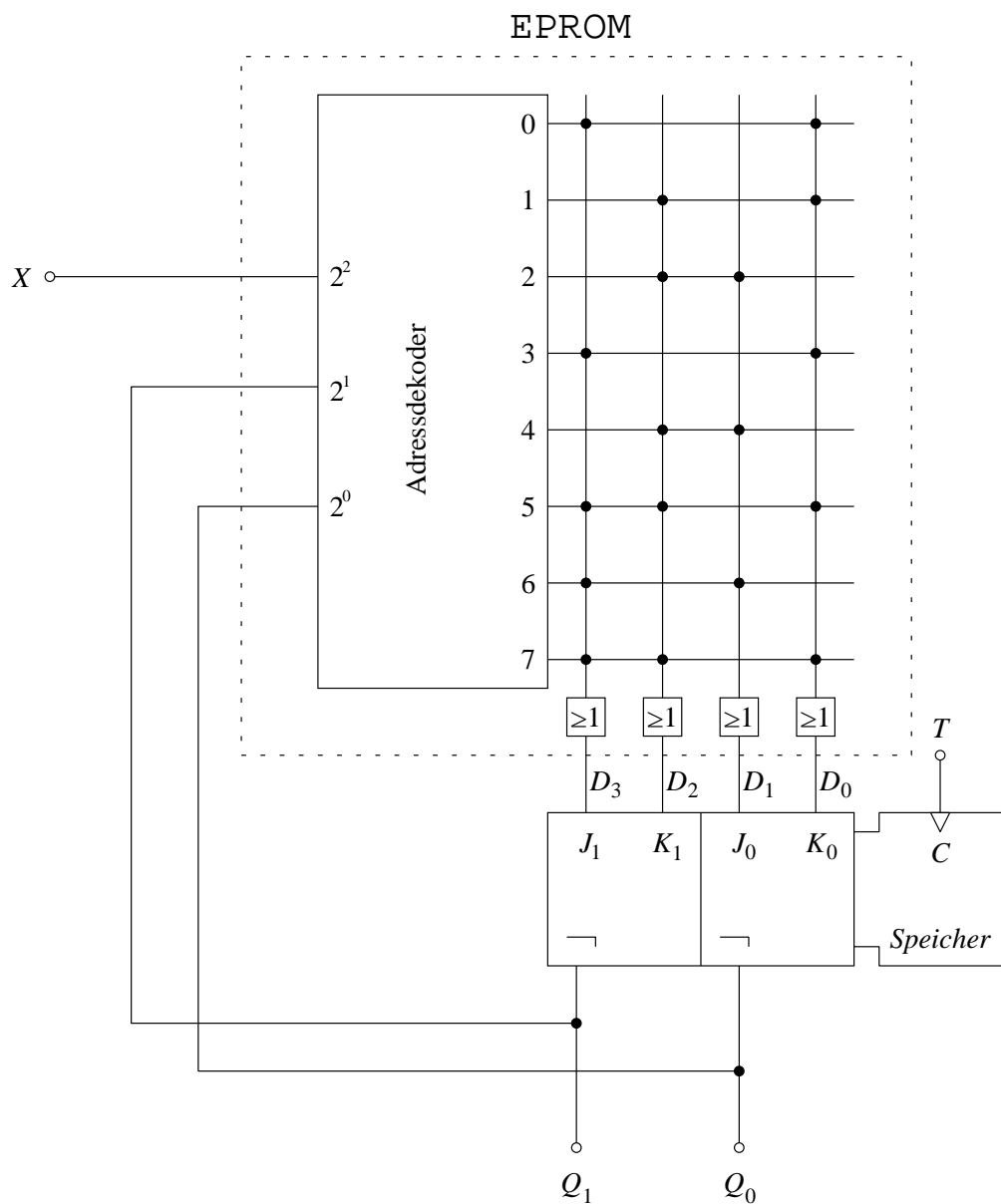
() / 2

Aufgabe 5: Analyse Schaltwerk mit EPROM

Analysieren Sie folgendes Schaltwerk aus einem EPROM und JK-MS-FlipFlops. Das EPROM wurde mit folgenden Daten programmiert:

Adresse	0	1	2	3	4	5	6	7
Datum	9	5	6	9	6	D	A	D

- a) Übertragen Sie die Daten in die ODER-Matrix, indem Sie die Kopplungspunkte, die mit einer 1 programmiert wurden, mit einem **deutlichen** Punkt markieren:



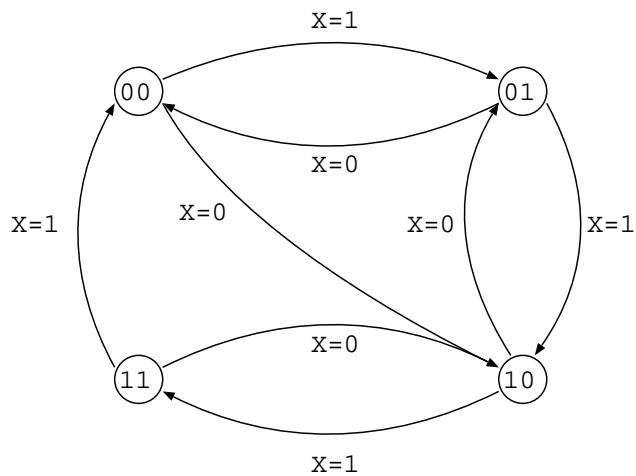
() / 2

b) Vervollständigen Sie die Zustandsfolgetabelle:

X	Q ₁	Q ₀	J ₁	K ₁	J ₀	K ₀	Q ₁ ⁺	Q ₀ ⁺
0	0	0	1	0	0	1	1	0
0	0	1	0	1	0	1	0	0
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	0
1	0	0	0	1	1	0	0	1
1	0	1	1	1	0	1	1	0
1	1	0	1	0	1	0	1	1
1	1	1	1	1	0	1	0	0

() / 4

c) Zeichnen Sie den Zustandsgraphen:



() / 2

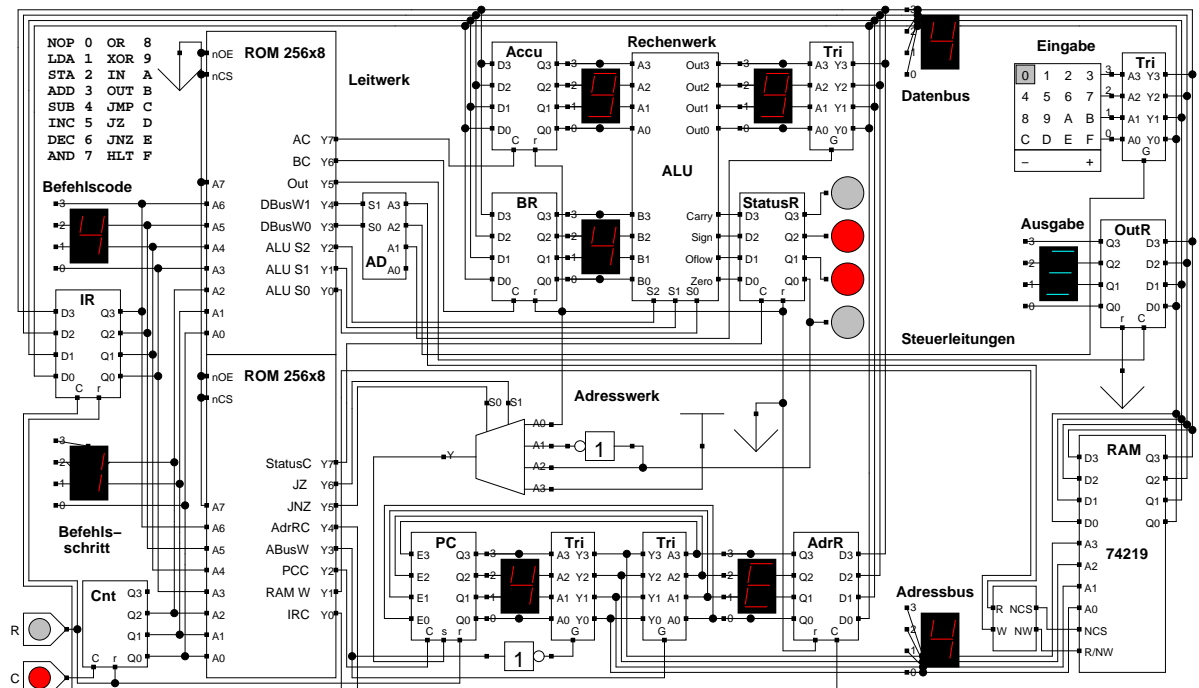
d) Benennen Sie den Automatentypen und beschreiben Sie die Funktion des Schaltwerks. Verwenden Sie dabei entsprechende Fachtermini:
 Es handelt sich um einen Moore-Automaten.

Der Automat zählt umschaltbar:
 bei x = 1: vorwärts modulo 4
 bei x = 0: rückwärts modulo 3

() / 2

Aufgabe 6: Programmierung der Mini-CPU

Gegeben sei die Mini-CPU in der letzten Ausbaustufe:



- a) Entwerfen Sie ein Assemblerprogramm zur Berechnung folgender Aufgabe. Das Ergebnis der Berechnung soll am Ende des Programms in der Speicherstelle F stehen.

$$8 - (5 \vee 3)$$

0: LDA E
 2: OR F
 4: STA F
 6: LDA D
 8: SUB F
 A: STA F
 C: HLT
 D: 8
 E: 5
 F: 3

() / 8

- b) Assemblieren Sie Ihr Programm und tragen Sie Ihr Programm in den folgenden "Hauptspeicher" ein. Evtl. nicht benötigte Speicherplätze frei lassen.

ADR	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
DAT	1	E	8	F	2	F	1	D	4	F	2	F	F	8	5	3

() / 2

- c) Welchen Inhalt hat der Hauptspeicher, nachdem die CPU Ihr Programm abgearbeitet hat?

ADR	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
DAT	1	E	8	F	2	F	1	D	4	F	2	F	F	8	5	1

() / 1