

1 Grundlagen der Elektrotechnik

Aufgabe 1: Punktladungen

Gegeben sind drei Punktladungen im materiefreien Raum, die wie in Abbildung A1.1 angeordnet sind.

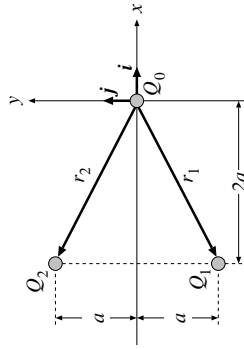


Abb. A1.1: Drei Punktladungen

Für die Ladungen und deren Abstände zu Q_0 gilt dabei:

$$|Q_0| = |Q_1| = |Q_2|, \quad |\mathbf{r}_1| = |\mathbf{r}_2|$$

Bestimmen Sie die Gesamtkraft, die die Ladungen Q_1 und Q_2 auf Q_0 ausüben, wenn

A.1.1: alle Ladungen positiv sind,

A.1.2: alle Ladungen negativ sind,

A.1.3: Q_1 negativ ist und Q_2 und Q_0 positiv sind.

A.1.4: Wie groß ist die elektrische Feldstärke am Ort von Q_0 für den Fall, daß Q_1 positiv und Q_2 negativ ist.?

Aufgabe 2: Elektronenstrahlröhre

Abbildung A2.1 zeigt den Aufbau einer Elektronenstrahlröhre. Die Elektronenbewegung wird auf dem Weg von der Kathode K zum Bildschirm S bezüglich Geschwindigkeit und Richtung beeinflusst, und zwar:

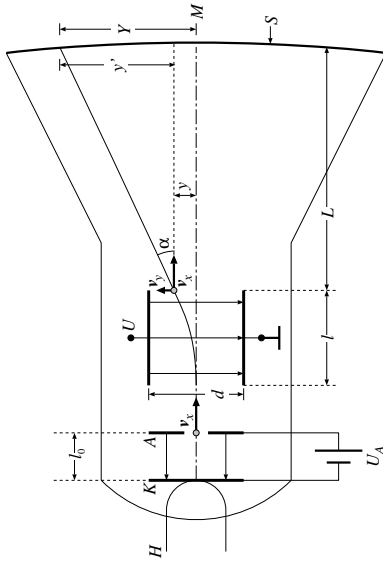


Abb. A2.1: Ablenkung eines Elektronenstrahls im elektrischen Feld (Elektronenstrahlröhre)

- Nach Austritt aus der Kathode nehmen die Elektronen aus dem elektrischen Feld zwischen Kathode und Anode Energie auf und werden beschleunigt.
- Im transversalen elektrischen Feld des Ablenk Kondensators wird die Richtung beeinflusst, die Elektronen bewegen sich auf einer Parabelbahn (wie ein horizontal geworfener Körper im Gravitationsfeld der Erde).
- Zwischen Ablenk Kondensator und Schirm bewegen sich die Elektronen geradlinig in die Richtung, die durch v_x und v_y bestimmt wird.
Es gelte:

- Anodenspannung : $U_A = 4 \text{ kV}$
- Länge des Ablenk Kondensator : $l = 2 \text{ cm}$
- Abstand der Platten : $d = 0,5 \text{ cm}$
- Ablenkspannung : $U = 250 \text{ V}$
- Abstand Ablenk Kondensator-Bildschirm : $L = 20 \text{ cm}$

In welchem Abstand Y vom Mittelpunkt M trifft der Elektronenstrahl auf dem Bildschirm auf ?

Hinweis: Randfelflässe des Ablenk Kondensators können vernachlässigt werden. Die Elektronenladung (Elementarladung) beträgt $e_0 = 1,6 \cdot 10^{-19} \text{ C}$, die Elektronenmasse $m_0 = 9,1 \cdot 10^{-31} \text{ kg}$.

Aufgabe 3: Kapazität eines Koaxialkabels

Berechnen Sie die Kapazität eines Koaxialkabels je Längeneinheit (Erdmetleitung), dessen Innenleiter einen Durchmesser von $2r_i$ und dessen Außenleiter einen Durchmesser von $2r_a$ hat. Die Dielektrizitätszahl des Dielektrikums ist ϵ_r .

Aufgabe 4: Wechselschalter

Ein 1xUM Schalter (Abb. A4.1) hat die drei Kontakte 1, 2 und 3. Dabei kann der Kontakt 3 entweder mit dem Kontakt 1 oder mit dem Kontakt 2 leitend verbunden werden.



Abb. A4.1: Ein 1xUM Schalter

Mit zwei solcher Schalter soll eine Lampe ein- und ausgeschaltet werden. Dabei soll jeder Schalter unabhängig von der Stellung des anderen Schalters die Lampe ausschalten können, wenn sie an war, und einschalten können, wenn sie aus war (sogenannte Wechselschaltung, z.B. in Hausfluren).

- A.4.1: Mit welcher logischen Verknüpfung kann das funktionale Verhalten einer solchen Wechselschaltung ausgedrückt werden ?
- A.4.2: Wie sieht die Verschaltung der Schalter mit der Lampe aus ?

Aufgabe 5: Elektronenbeweglichkeit in Metallen

Liegt an den Enden eines metallischen Leiters eine Spannung, so entsteht in ihm ein elektrisches Feld, das auf die freien Leitungselektroden eine Kraft ausübt. Die freien Elektronen bewegen sich mit einer Geschwindigkeit v (Driftgeschwindigkeit) in Richtung der elektrischen Feldstärke (Abb. A5.1).

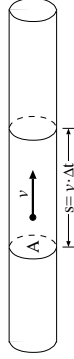


Abb. A5.1: Geschwindigkeit eines Elektrons im Metall

Durch folgende Überlegung kann die Geschwindigkeit der Elektronen in Metallen berechnet werden.
Die Anzahl, der pro Zeiteinheit durch die Querschnittsfläche A hindurch strömenden Elektronen ist:

$$Z \sim A \cdot n \cdot v$$

Dabei ist:

- A : Querschnittsfläche des Leiters
- n : Teilchenzahldichte der freien Elektronen pro cm^3
- v : Driftgeschwindigkeit der Elektronen

Wird als Zeiteinheit Δt gewählt, dann ist die Ladungsmenge, die durch die Querschnittsfläche strömt, proportional dem Volumen:

$$V = A \cdot s = A \cdot v \cdot \Delta t$$

d.h.

$$\Delta Q = n \cdot \epsilon_0 \cdot A \cdot v \cdot \Delta t$$

mit

$$\begin{aligned}
 I &= \frac{dQ}{dt} \\
 &= \lim_{\Delta t \rightarrow 0} \frac{n \cdot \epsilon_0 \cdot A \cdot v \cdot \Delta t}{\Delta t} \\
 &= n \cdot \epsilon_0 \cdot A \cdot v \\
 \Leftrightarrow v &= \frac{I}{n \cdot \epsilon_0 \cdot A}
 \end{aligned}$$

Mit dem Ohmschen Gesetz $I = \frac{U}{R}$ und $R = \rho \frac{l}{A}$ folgt für den Betrag der Geschwindigkeit:

$$v = \frac{U}{l \cdot \rho \cdot n \cdot \epsilon_0}$$

Da U/l die Feldstärke ist, gilt

$$\begin{aligned}
 v &= E \cdot \frac{1}{\rho \cdot n \cdot \epsilon_0} \\
 &= E \cdot \mu \\
 \mu &= \frac{1}{\rho \cdot n \cdot \epsilon_0}
 \end{aligned}$$

wobei man mit

die Elektronenbeweglichkeit bezeichnet.

Wie groß ist die Elektronenbeweglichkeit von Kupfer und die Geschwindigkeit der Elektronen in einer 1 m langen Kupferleitung von $0,5 \text{ mm}^2$ Querschnitt, wenn an den Leitungsenden eine Spannung von $0,1 \text{ V}$ anliegt ?

Hinweis: Der spezifische Widerstand beträgt $\rho = 1,7 \cdot 10^{-6} \Omega \text{cm}$, die Dichte $n = 8,43 \cdot 10^{22} \text{ cm}^{-3}$.

Aufgabe 6: Widerstandsnetzwerk 1

Gegeben ist das Netzwerk aus Abbildung A6.1.

- A.6.1: Tragen Sie Zählpfeile für Ströme und Spannungen in das Schaltbild ein !
- A.6.2: Berechnen Sie den Gesamtwiderstand der Schaltung zwischen den Punkten I und II !
- A.6.3: Berechnen Sie sämtliche (Knoten-) Ströme und (Zweig-) Spannungen.

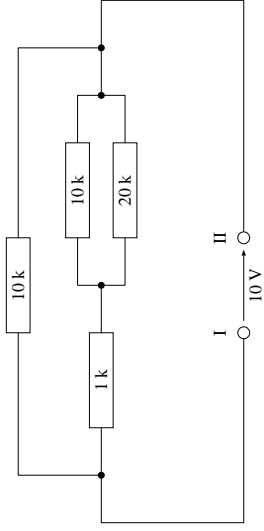


Abb. A6.1: Widerstandsnetzwerk zur Aufgabe 6

Aufgabe 7: Widerstandsnetzwerk 2

Gegeben ist das Netzwerk aus Abbildung A7.1.

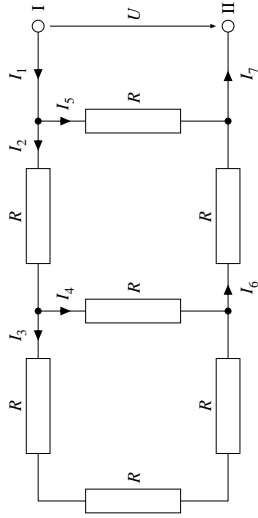


Abb. A7.1: Widerstandsnetzwerk zur Aufgabe 7

A.7.1: Berechnen Sie den Gesamtwiderstand zwischen den Punkten I und II, wenn jeder Widerstand der angegebenen Schaltung den Wert $R = 1 \Omega$ hat !

A.7.2: Zwischen den Punkten I und II wird eine Spannung $U = 10V$ angelegt. Wie groß sind die Ströme I_1 bis I_7 ?

Aufgabe 8: Maschenregel

Gegeben ist ein Netz mit 5 Knoten (Abb. A8.1). Dabei seien folgende Größen gegeben:

$$U_1 = 2V \quad U_2 = 7V \quad U_4 = 3V \quad R_5 = 1k\Omega \quad I_5 = 1mA$$

Bestimmen Sie die Spannung U_x mit Hilfe der Maschenregel !

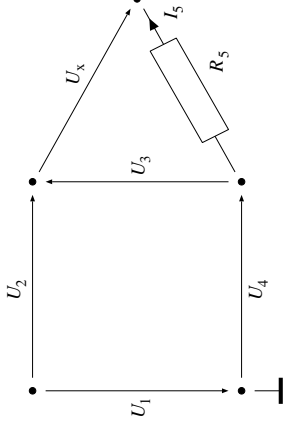


Abb. A8.1: Netz mit unbekannter Spannung U_x

Aufgabe 9: Zwei Spannungsquellen

Gegeben ist die Schaltung aus Abb. A9.1 mit zwei Gleichspannungsquellen.

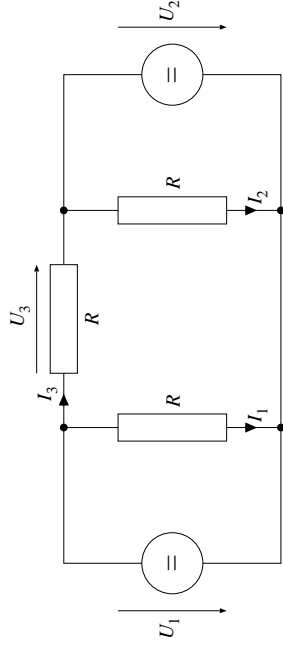


Abb. A9.1: Netz mit zwei Gleichspannungsquellen

Folgende Größen sind gegeben:

$$U_1 = 1V \quad R = 1\Omega \quad I_2 = 5A$$

L.9.1: Bestimmen Sie die Ströme I_1 und I_3 , sowie die Spannungen U_2 und U_3 !

L.9.2: Interpretieren Sie die Ergebnisse für U_3 und I_3 !

Aufgabe 10: Strom- und Spannungsfehlerschaltung

A.10.1: Zeichnen Sie eine Stromfehler- und eine Spannungsfehlerschaltung zur Bestimmung eines unbekanntes Widerstandes R_x .

A.10.2: Geben Sie für die Stromfehlerschaltung den Fehlerstrom als Funktion der Widerstände der Meßgeräte an !

Aufgabe 11: Meßbereichserweiterung

Ein Strommeßgerät hat einen Innenwiderstand $R_i = 200 \Omega$ und der Skalenendwert wird bei einem Strom von $I = 0,3 \text{ mA}$ erreicht.

Geben Sie eine geeignete Schaltung mit Dimensionierung zur Meßbereichserweiterung an, so daß jeweils der Skalenendwert bei einem Strom von

A.11.1: $I = 2 \text{ mA}$ und

A.11.2: $I = 1 \text{ A}$ erreicht wird !

Aufgabe 12: Dreieck- und Sternschaltung

Jede Dreieckschaltung von Widerständen läßt sich in eine äquivalente Sternschaltung umwandeln und umgekehrt (Abb. A12.1).

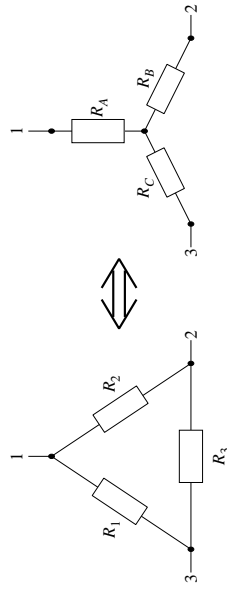


Abb. A12.1: Äquivalenz zwischen Dreieckschaltung und Sternschaltung

Berechnen Sie aufgrund der Widerstände R_1 bis R_3 der Dreieckschaltung die Widerstände R_A bis R_C der Sternschaltung.

Hinweis: Setzen Sie die Widerstände zwischen jeweils zwei Punkten der beiden Schaltungen gleich, und addieren bzw. subtrahieren Sie die erhaltenen Gleichungen in geeigneter Weise.

Aufgabe 13: Wheatstonebrücke

Gegeben ist die Schaltung aus Abbildung A13.1 (sogenannte Wheatstonebrücke).

Diese Schaltung kann zur indirekten Widerstandsmessung benutzt werden. Zum Abgleich der Brücke wird dann der Strom durch R_5 , bzw. die Spannung U_5 , mittels geeigneter Widerstände (Potentiometer) auf Null geregelt (vgl. A.13.3).

A.13.1: Berechnen Sie den Gesamtwiderstand der Schaltung zwischen den Punkten I und II.

Hinweis: Verwenden Sie dabei das Ergebnis der Aufgabe 12.

A.13.2: Ermitteln Sie eine Gleichung zur Berechnung von U_5 , in Abhängigkeit aller 5 Widerstände.

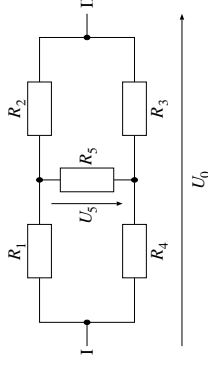


Abb. A13.1: Wheatstonebrücke

A.13.3: In welchem Verhältnis müssen R_1 bis R_4 zueinander stehen, damit $U_5 = 0 \text{ V}$ gilt ?

Aufgabe 14: Lorentzkraft

In einer Fernsehöhre (einem Monitor) wird der Elektronenstrahl durch magnetische Felder gesteuert.

Ein Elektron, das durch das elektrische Feld zwischen Kathode und Anode beschleunigt wurde (vgl. Aufgabe 2) durchläuft nach Passieren der Anode auf einer Strecke l ein homogenes magnetisches Ablenkkfeld der Stärke B (Abb. A14.1).

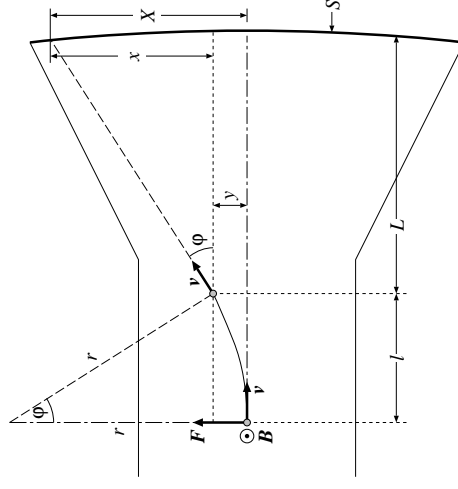


Abb. A14.1: Ablenkung eines Elektrons in einer Elektronenstrahlöhre

Es gelte:

$$e = 1,6 \cdot 10^{-19} \text{ C}$$

$$\begin{aligned}
 m &= 9,1 \cdot 10^{-31} \text{ kg} \\
 B &= 1 \cdot 10^{-3} \text{ T} \\
 l &= 10 \text{ cm} \\
 L &= 30 \text{ cm}
 \end{aligned}$$

Wie groß ist die Ablenkung X auf dem Bildschirm S , wenn das Elektron mit einer Geschwindigkeit von $v = 6 \cdot 10^7 \text{ m/s}$ in das Magnetfeld eintritt ?

Aufgabe 15: Effektivwert

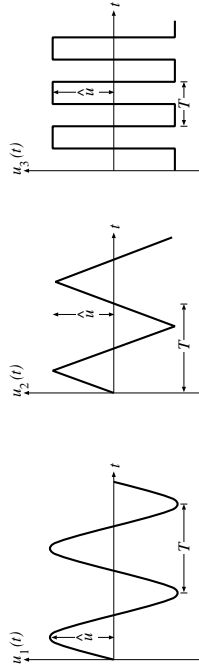


Abb. A15.1: Periodische Signale

Gegeben seien drei periodische Signale (Abb. A15.1), die in einer Periode T durch folgende Gleichungen definiert sind:

$$\begin{aligned}
 u_1(t) &= \hat{u} \cdot \sin \frac{2\pi}{T}t \\
 u_2(t) &= \begin{cases} \frac{4 \cdot \hat{u}}{T} \cdot t & \text{für } -\frac{T}{4} \leq t < \frac{T}{4} \\ -\frac{4 \cdot \hat{u}}{T} \cdot t & \text{für } \frac{T}{4} \leq t < \frac{3}{4}T \end{cases} \\
 u_3(t) &= \begin{cases} -\hat{u} & \text{für } 0 \leq t < \frac{T}{2} \\ +\hat{u} & \text{für } \frac{T}{2} \leq t < T \end{cases}
 \end{aligned}$$

A.15.1: Leiten Sie die allgemeine Gleichung zur Berechnung der Effektivspannung U_{eff} her ! Klären Sie dabei, welcher Zusammenhang zwischen dem Effektivwert und der Leistung besteht, die von einem Wechselstrom an einen ohmschen Widerstand abgegeben wird.

A.15.2: Berechnen Sie die Effektivspannungen der angegebenen Signale in Abhängigkeit von deren Amplitude \hat{u} (auch Scheitelwert genannt) !

A.15.3: Zur Messung des Effektivwertes mit einem Drehspulinstrument wird ein Gleichrichter benutzt, der den Betrag $|u(t)|$ des Signals bildet. Aufgrund der mechanischen Trägheit der Anzeignadel des Drehspulinstrumentes wird der Zeitmittelwert des Betragsignals abgelesen, der als *Gleichrichtwert* $\overline{|u(t)|}$ bezeichnet wird:

$$\overline{|u(t)|} = \frac{1}{T} \int_0^T |u(t)| dt$$

Berechnen Sie den Gleichrichtwert des Sinussignals $u_1(t)$ in Abhängigkeit von der Amplitude \hat{u} !

A.15.4: Es ist üblich, die Anzeige eines Drehspulinstrumentes zur Messung von Wechselströmen (bzw. -spannungen) auf Effektivwerte zu skalieren. Bei einem Multimeter werden stets sinusförmige Spannungen vorausgesetzt. Der Gleichrichtwert muß mit dem sogenannten *Formfaktor* multipliziert werden, um den Effektivwert zu bestimmen. Berechnen Sie den Formfaktor für das Sinussignal !

A.15.5: Wie ermittelt man aus dem Anzeigewert A eines Multimeters den Effektivwert eines angelegten Rechtecksignals, dessen Verlauf nach $u_3(t)$ gegeben ist ?

Aufgabe 16: Oszilloskop

Bei der Messung einer unbekanntem Wechselspannung ist auf dem Bildschirm eines Oszilloskops der Kurvenverlauf aus Abbildung A16.1 zu sehen.

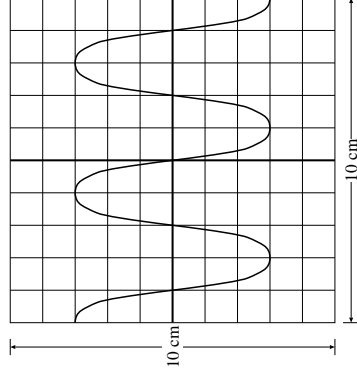


Abb. A16.1: Sinusförmiger Kurvenverlauf auf einem Oszilloskop

Das Gerät ist dabei folgendermaßen eingestellt:

- Y-Ablenkung: 5 V pro cm
- X-Ablenkung: 0,5 ms pro cm

Ermitteln sie die Spitzenspannung U_{ss} , die Amplitude \hat{U} , die Effektivspannung U_{eff} , die Periodendauer T und die Frequenz f des aufzeichneten Signals.

Aufgabe 17: Induktion

Auf eine Spule mit der Induktivität $L = 1\text{H}$ wirkt ein dreieckförmiger Strom ein (Abb. A17.1).

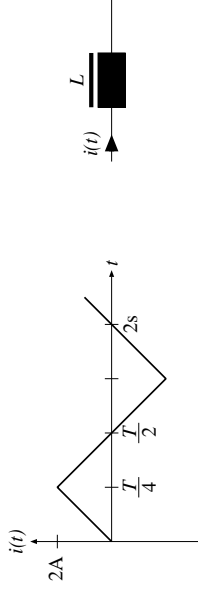


Abb. A17.1: Spule mit einwirkendem Strom

Wie groß ist die in der Spule induzierte Spannung zum Zeitpunkt $\frac{T}{2}$?

Aufgabe 18: Kondensatoraufladung

Wie lange dauert es, bis ein Kondensator von $500\ \mu\text{F}$ über einen Widerstand von $1\text{k}\Omega$ auf 80% aufgeladen ist ?

Aufgabe 19: Signallübergangszeiten

A.19.1: Skizzieren Sie die Schaltung eines NICHT-Schaltgliedes (Inverter), das in CMOS-Technologie aufgebaut ist !

A.19.2: Der Ausgang sei mit einem parallelgeschalteten Kondensator (Leitungen, nachfolgende Schaltglieder) belastet. Die Kapazität C_L betrage $150\ \text{pF}$. Der Kanalwiderstand des PMOS-Transistors ist $R_P = 500\ \Omega$, der des NMOS-Transistors ist $R_N = 200\ \Omega$. Berechnen Sie die Signallübergangszeit t_{HL} ($U_A = 90\%U_B \rightarrow U_A = 10\%U_B$, $U_B = \text{Betriebsspannung}$) !

A.19.3: Berechnen Sie die Signallübergangszeit t_{LH} ($U_A = 10\%U_B \rightarrow U_A = 90\%U_B$) !

Aufgabe 20: RC-Glied

Gegeben ist die Schaltung aus Abbildung A20.1, die mit der angegebenen periodischen Eingangsspannung $u_1(t)$ versorgt wird.

A.20.1: Wird der Kondensator C aufgeladen, entladen oder alternierend auf- und entladen ? Geben Sie die Bedeutung von τ an !

A.20.2: Zeichnen Sie $u_2(t)$ für τ klein gegen T .

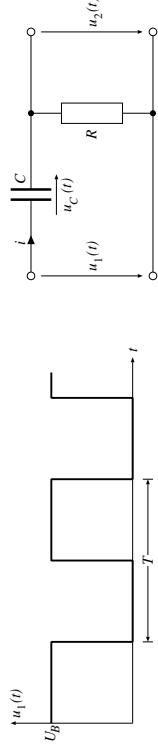


Abb. A20.1: CR -Glied mit periodischer Eingangsspannung

Aufgabe 21: Impulse auf Leitungen

Ein Impulsgenerator (Rechner) sendet über ein Koaxialkabel der Länge $l = 1\text{m}$ einen Impuls von 2V der Dauer $T = 30\text{ns}$ (Abb. A21.1).

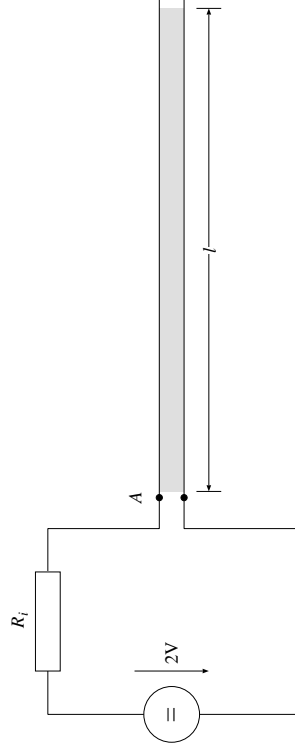


Abb. A21.1: Ersatzschaltbild eines Senders mit angeschlossenem Koaxialkabel

Der Innenwiderstand des Generators ist $R_i = 50\ \Omega$. Der Wellenwiderstand des Koaxialkabels ist $Z_W = 50\ \Omega$, die Dielektrizitätskonstante des Dielektrikums ist $\epsilon_r = 2,25$ ($\mu_r = 1$).

Zeichnen Sie die Kurvenform am Kabeleingang in einem Spannungs-Zeit-Diagramm, wenn

A.21.1: der Kabeleingang offen ist!

A.21.2: der Kabeleingang kurzgeschlossen ist!

A.21.3: Erläutern Sie, weshalb der Kabeleingang mit einem $50\ \Omega$ Widerstand abgeschlossen werden sollte !

Aufgabe 22: Datenübertragung

Abbildung A22.1 zeigt die Datenübertragung zwischen Rechnern mittels Koaxialkabel. Der Generator G (Rechner) sendet mit einer Datenrate von 2MBit/s und einer Spannung von $U_0 = 10\text{V}$. Das Koaxialkabel hat einen Wellenwiderstand von $Z_W = 50\ \Omega$ und

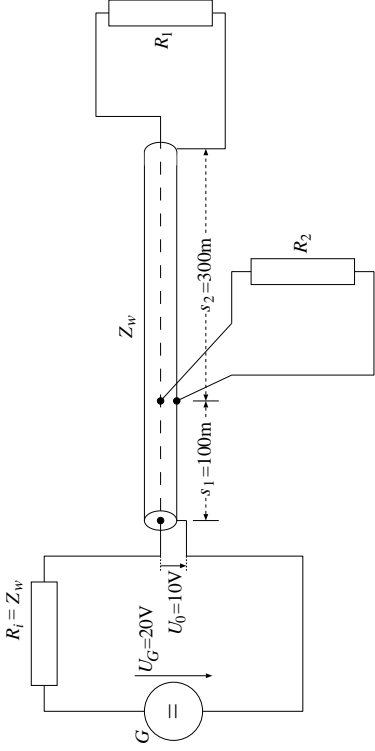


Abb. A23.1: Datenübertragung zwischen Rechnern

eine Dämpfung von 16 dB/km. Es soll ferner $R_i = Z_W$ sein. Die Dielektrizitätskonstante des Dielektrikums ist $\epsilon_r = 2,25$ ($\mu_r = 1$).

Der Eingangswiderstand von Rechner 1 ist $R_1 = 5 \text{ k}\Omega$ und wird als ohmscher Widerstand angesehen.

Der Widerstandswert von R_2 soll sehr hoch sein ($R_2 \rightarrow \infty$, z.B. der Eingangswiderstand eines Oszilloskops), damit er das zu übertragende Signal nicht stört.

Welche Bitfolge „steht“ R_2 (bzw. ein Oszilloskop), wenn der Generator das Byte 10000001 (hexadezimal 81, dezimal 129) sendet und der Pegel für $U_{H_{min}} = 2,4 \text{ V}$ ist.

2 Halbleiterbauelemente

Aufgabe 23: Bändermodell

Bestimmen Sie die Wellenlänge von Licht, das in GaAs ein Valenzelektron ins Leitungsband hebt. Die verbotene Zone zwischen Valenzband und Leitungsband ist bei GaAs 1,43 eV breit.

Aufgabe 24: Diodenkenwerte messen

Zeichnen Sie Meßschaltungen für die Aufnahme einer Diodenkenlinie in Sperrrichtung und in Durchlafrichtung und begründen Sie die gewählten Schaltungen !

Aufgabe 25: Diodenkenlinien erstellen

In der Schaltung nach Abbildung A25.1 wurden die Daten der Tabelle A25.1 gemessen.

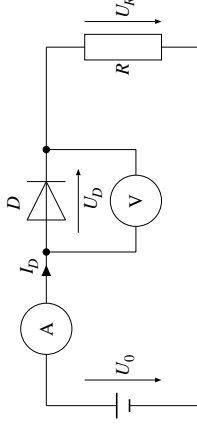


Abb. A25.1: Diode–Widerstand–Serienschaltung

U_D / V	0.2	0.3	0.4	0.5	0.6	0.65
I_D / mA	0.45	4.2	18.4	50	97	126

Tabelle A25.1: Meßdaten der Diode–Widerstand–Serienschaltung

A.25.1: Skizzieren Sie den Widerstand der Diode und den Strom durch die Diode als Funktion der Spannung U_D !

A.25.2: Welcher Strom I_D stellt sich in der abgebildeten Schaltung ein, wenn $U_0 = 1 \text{ V}$ und $R = 10 \Omega$ ist ?

A.25.3: Wie groß muß R gewählt werden, wenn sich für $U_0 = 1\text{ V}$ der Strom $I_D = 30\text{ mA}$ einstellen soll ?

Aufgabe 26: Freilaufdiode

Gegeben ist die Schaltung aus Abbildung A26.1.

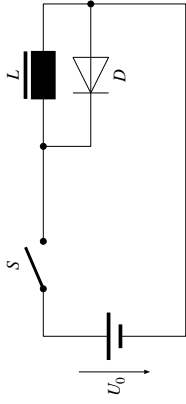


Abb. A26.1: Diode mit parallel geschalteter Spule

Erklären Sie die Funktion der Diode D , die parallel zur Spule L (z.B. Relais) geschaltet ist. Warum ist die Diode für die Spannung U_0 in Sperrrichtung geschaltet ?

Hinweis: Bedenken Sie das Verhalten der Spule beim Ein- und Ausschalten des Schaltkreises mittels des Schalters S .

Aufgabe 27: Zenerdiode

Bei der Schaltung einer Zener-Diode (Z -Diode) aus Abbildung A27.1 wurden die Daten der Tabelle A27.1 gemessen.

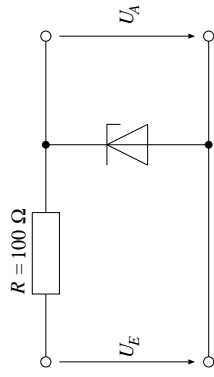


Abb. A27.1: Schaltung mit Z-Diode

U_D/V	0	-1	-3	-5.5	-6	-6.1	-6.2	-6.3
I_D/mA	0	0.9	2.7	5	11	52	103	154

Tabelle A27.1: Meßtable der Schaltung aus Abbildung A27.1

Um wieviel Volt ändert sich U_A , wenn sich U_E zwischen 10 V und 12 V ändert ?

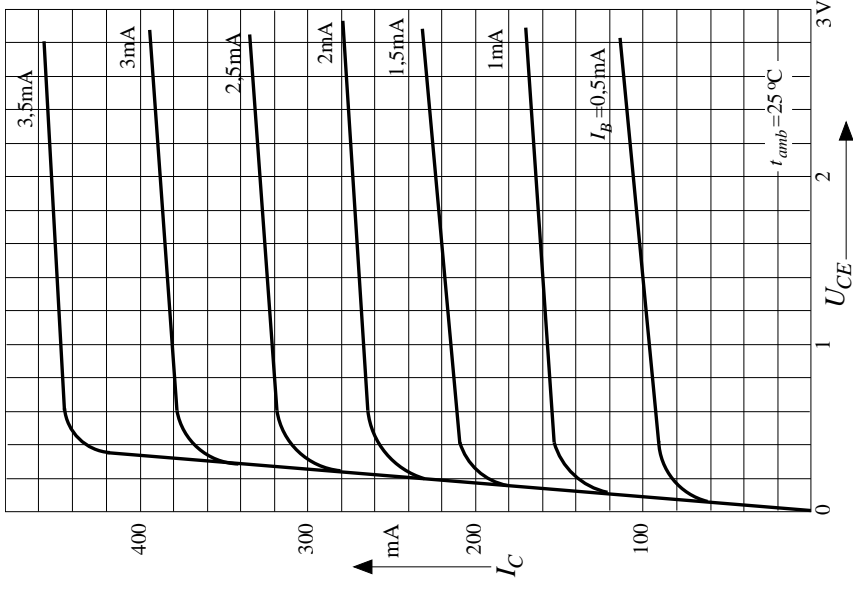


Abb. A28.1: Ausgangskennlinienfeld des Transistors BC140

Aufgabe 28: Transistor-Kennlinie

Gegeben ist das $I_C = I(U_{CE})$ – Kennlinienfeld des Transistors BC140 (Abb. A28.1).

A.28.1: Wie groß ist der maximale Kollektorstrom I_C , wenn der Kollektorwiderstand $R_C = 7,5\ \Omega$ und die Versorgungsspannung $U_B = 3\text{ V}$ beträgt ?

A.28.2: Tragen Sie die Widerstandsgerade für R_C in das Kennliniendiagramm ein. Bestimmen Sie für den Basisstrom $I_B = 2\text{ mA}$ die Spannung U_{CE} und den Spannungsabfall an R_C .

A.28.3: Wie groß muß der Basisstrom I_B sein, wenn $U_{CE} \leq 0,4\text{ V}$ sein soll ?

Zeichnen Sie den neuen Arbeitspunkt in das Diagramm ein.

3 Elektronische Verknüpfungsglieder

Aufgabe 29: RTL-NICHT-Glied

- A.29.1: Skizzieren Sie die Schaltung eines NICHT-Schaltgletes, das mit einem NPN-Transistor und Widerständen aufgebaut ist (Resistor-Transistor-Logic) !
- A.29.2: Dimensionieren Sie diese Schaltung so, daß sich bei einer Eingangsspannung $U_E = 5\text{ V}$ ein Strom $I_E = 1\text{ mA}$ und eine Ausgangsspannung $U_A = 0,5\text{ V}$ einstellt !
Verwenden Sie zur Lösung dieser Aufgabe das Ausgangskennlinienfeld aus Abbildung A29.1.

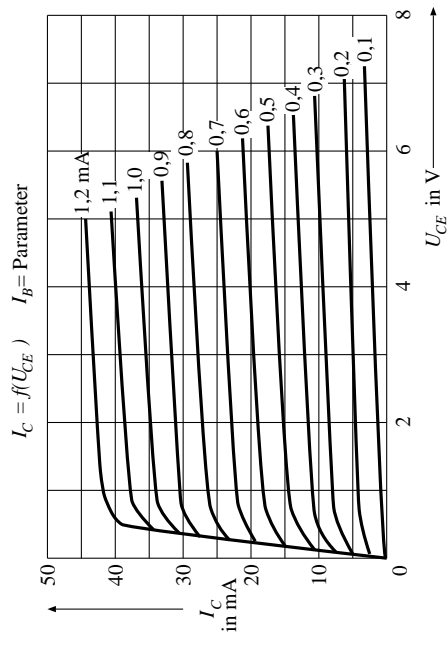


Abb. A29.1: Ausgangskennlinienfeld eines NPN-Transistors

Aufgabe 30: TTL-Glieder

Vorweg sollen zwei besondere Schaltungstechniken erläutert werden.

Darlington-Schaltung

Eine Darlington-Schaltung ist eine Verstärkerschaltung aus zwei Bipolartransistoren, mit der eine hohe Stromverstärkung erreicht wird (Abb. A30.1).

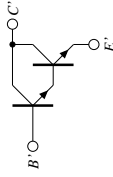


Abb. A30.1: Die Darlington-Schaltung

Die Gesamtstromverstärkung entspricht etwa dem Produkt der Einzelstromverstärkungen:

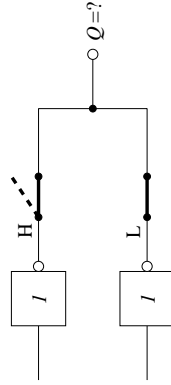
$$B \approx B_1 \cdot B_2$$

Die Schaltung aus den zwei Transistoren T_1 und T_2 kann als ein Transistor mit den Anschlüssen E' , B' und C' betrachtet werden.

Wired-Verknüpfungen

Wenn die Ausgänge von zwei (oder mehr) Verknüpfungsgliedern galvanisch leitend verbunden werden, dann entsteht eine Verknüpfung, die je nach dem inneren Schaltungsaufbau einem UND- oder ODER-Glied entspricht.

Hat ein Ausgang H-Pegel und der andere L-Pegel (Abb. A30.2), dann ist der Zustand des Verbindungspunktes zunächst unbestimmt.



Es wird folgende Pegelzuordnung (positive Logik) angenommen:

L-Pegel $\hat{=}$ 0 V (Masse)

H-Pegel $\hat{=}$ Betriebsspannung (z.B. 5 V)

Ist der Ausgang, der L-Pegel führt, niederohmig gegen Masse, dann wird auch der Ausgang mit H-Pegel auf L-Pegel gezogen. Q kann nur dann H-Pegel annehmen, wenn

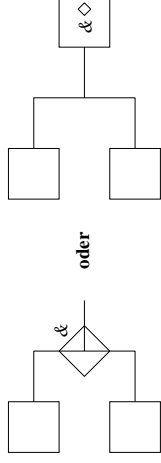


Abb. A30.3: Wired-AND Verknüpfung

beide Ausgänge H-Pegel führen. Durch die galvanische Verbindung entsteht eine UND-Verknüpfung (Wired-AND), bei positiver Logik (Abb. A30.3).

Ist der Ausgang, der H-Pegel führt, niederohmig gegen die Betriebsspannung, kann der L-Pegel führende Ausgang auf H-Pegel gehoben werden. Der Punkt Q hat H-Pegel, wenn ein Ausgang H-Pegel hat. Durch die galvanische Verbindung entsteht bei positiver Logik eine ODER-Verknüpfung (Wired-OR, Abb. A30.4).

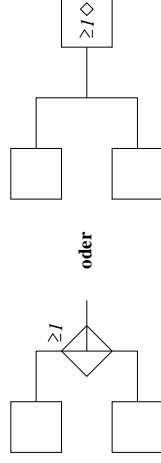


Abb. A30.4: Wired-OR Verknüpfung

Gegeben sind nun die drei TTL-Schaltkreise der Abbildungen A30.5–A30.7, wobei nur die Schaltung von jeweils einem Verknüpfungsglied gezeigt wird.

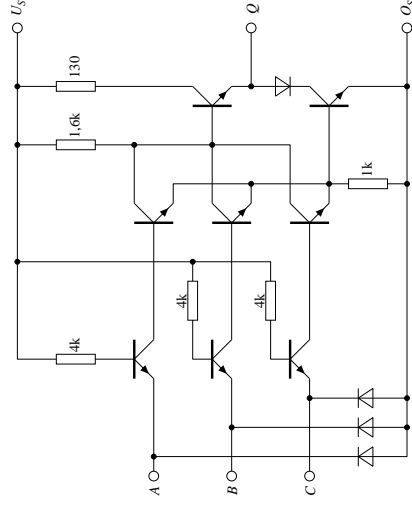


Abb. A30.5: Schaltbild eines Verknüpfungsgliedes des TTL-Bausteines IC7427

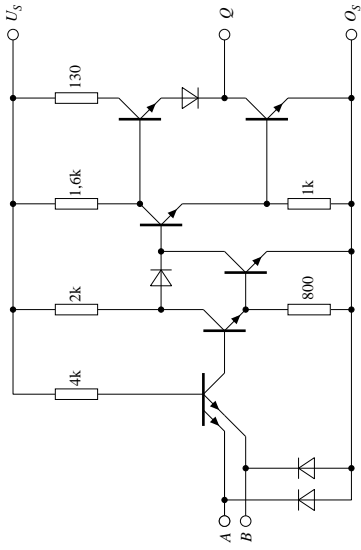


Abb. A30.6: Schaltbild eines Verknüpfungsgliedes des TTL-Bausteines IC7408

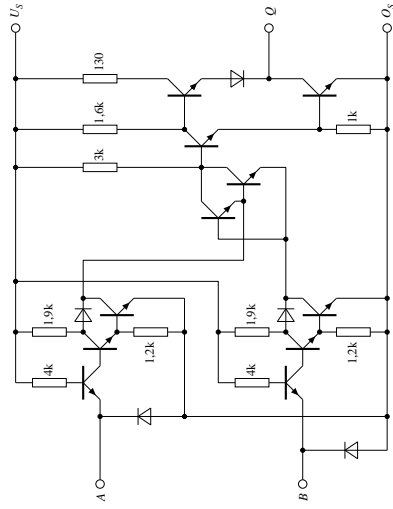


Abb. A30.7: Schaltbild eines Verknüpfungsgliedes des TTL-Bausteines IC7486

Bestimmen Sie die boolesche Verknüpfung, die diese Schaltkreise in positiver Logik realisieren.

Hinweis: Beachten Sie die Beschreibung des Standard TTL-Schaltkreises im Lehrbuch.

4 Schaltnetze

Aufgabe 31: Schaltnetz mit 3 Variablen

Gegeben ist das Schaltbild aus Abbildung A31.1.

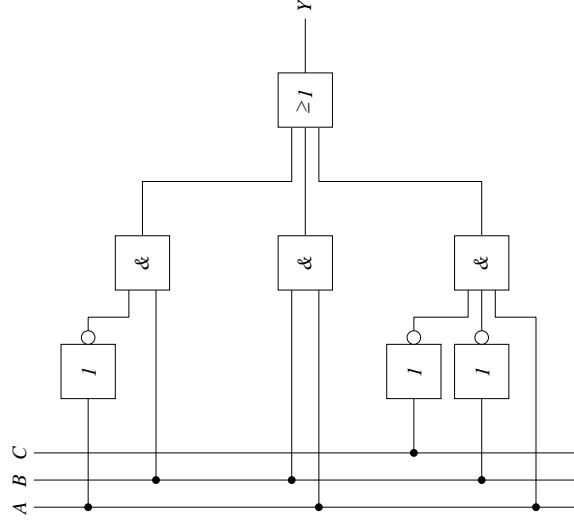


Abb. A31.1: Schaltnetz mit drei Variablen

A.31.1: Ermitteln Sie die Funktionsgleichung $Y = \dots$

A.31.2: Vereinfachen und minimieren Sie diese Funktionsgleichung.

A.31.3: Zeichnen Sie von der minimierten Funktionsgleichung das Schaltnetz.

Aufgabe 32: Vierstufiges Schaltnetz

Gegeben ist das Schaltnetz aus Abbildung A32.1.

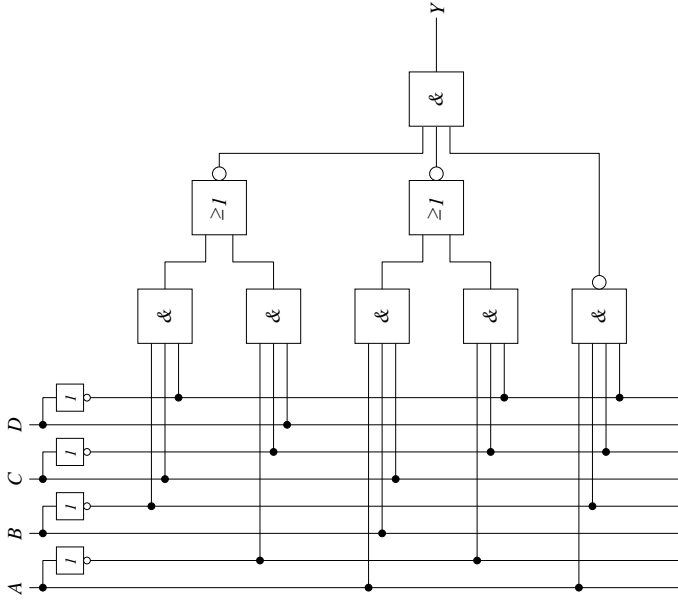


Abb. A32.1: Vierstufiges Schaltnetz mit vier Variablen

A.32.1: Ermitteln Sie die Funktionsgleichung $Y = \dots$

A.32.2: Vereinfachen und minimieren Sie diese Funktionsgleichung.

A.32.3: Zeichnen Sie von der minimierten Funktionsgleichung das Schaltnetz.

Aufgabe 33: Dreistufiges Schaltnetz

Gegeben ist das Schaltnetz aus Abbildung A33.1.

A.33.1: Vereinfachen Sie das Schaltnetz mit Hilfe eines KV-Diagramms.

A.33.2: Zeichnen Sie das Schaltnetz der minimalen Schaltfunktion.

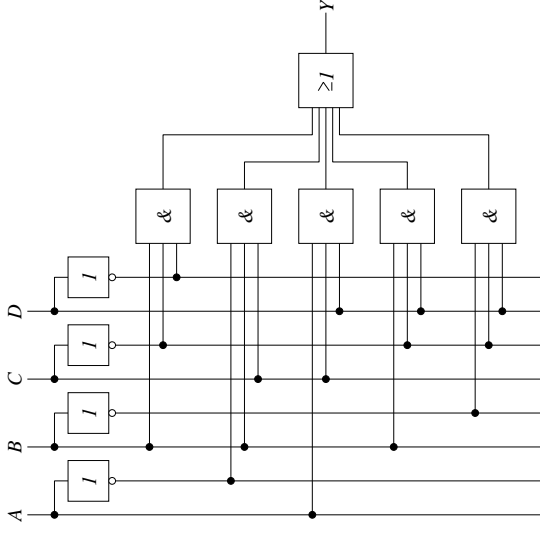


Abb. A33.1: Dreistufiges Schaltnetz mit vier Variablen

Aufgabe 34: NAND-Logik

Formen Sie folgende Schaltfunktion so um, daß sie ausschließlich mit NAND-Schaltgliedern realisiert werden kann:

$$f(x_1, x_2, x_3) = (x_1 + \overline{x_2}) \cdot x_1 + (x_1 + \overline{x_2}) \cdot \overline{x_3}$$

Aufgabe 35: NOR-Logik

Formen Sie folgende Schaltfunktion so um, daß sie ausschließlich mit NOR-Schaltgliedern realisiert werden kann:

$$f(x_1, x_2) = x_1 \cdot x_2 + \overline{x_1} \cdot \overline{x_2}$$

Hinweis: Bestimmen Sie zunächst aus der DNF die KNF!

Aufgabe 36: Analyse eines TTL-Bausteines

Analysieren Sie das Schaltnetz des TTL-Bausteines SN74180 (Abb. A36.1) ! Stellen Sie das boolesche (logische) Verhalten gemäß Tabelle A36.1 dar !

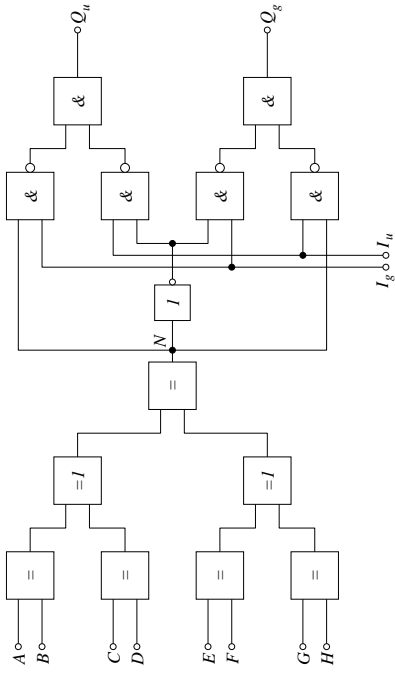


Abb. A.36.1: Schaltbild des TTL-Bausteines SN74180.

Eingänge				Ausgänge			
N	I	H	I_g	I_u	Q_g	Q_u	Q_n
:	:	:	:	:	:	:	:

Tabelle A.36.1: Tabellenschema zum Verhalten des TTL-Bausteines SN74180

Aufgabe 37: Synthese mit 4 Variablen

A.37.1: Erstellen Sie aus der Funktionstabelle in Tabelle A.37.1 die vollständige DNF, tragen Sie diese in die KV-Tafel ein und entwickeln Sie daraus die minimierte DF (Disjunktive Form) !

A	B	C	D	Y	A	B	C	D	Y
0	0	0	0	0	1	0	0	0	1
0	0	0	1	1	1	0	0	1	0
0	0	1	0	0	1	0	1	0	1
0	0	1	1	0	1	0	1	1	0
0	1	0	0	0	1	1	0	0	1
0	1	0	1	0	1	1	0	1	0
0	1	1	0	0	1	1	1	0	1
0	1	1	1	0	1	1	1	1	0
1	0	0	0	0	1	1	0	0	1
1	0	0	1	0	1	1	0	1	1
1	0	1	0	0	1	1	1	0	1
1	0	1	1	0	1	1	1	1	1

Tabelle A.37.1: Funktionstabelle eines Schaltnetzes mit 4 Variablen

A.37.2: Entwickeln Sie im selben Sinn die minimierte KF !

A.37.3: Zeichnen Sie beide Schaltungen !

Aufgabe 38: Implikation

Realisieren Sie eine Implikation (ODER mit einem negierten Eingang) nur unter Verwendung von NAND-Gattern. Erstellen Sie:

A.38.1: Wertetabelle

A.38.2: KV-Diagramm

A.38.3: Schaltung

Aufgabe 39: Quine-McCluskey

Eine Schaltfunktion $Y(x_5, x_4, x_3, x_2, x_1)$ nimmt für folgende Belegungen des Eingangsvektors den Wert 1 an:

x_5	x_4	x_3	x_2	x_1
0	0	0	0	0
0	0	0	1	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	1	1
1	0	1	1	1
1	1	0	0	0
1	1	0	0	1
1	1	0	1	0
1	1	0	1	1
1	1	1	1	0
1	1	1	1	1

A.39.1: Warum ist es falsch, die Funktion Y in einem *einzigsten* KV-Diagramm darzustellen ? Skizzieren Sie hierzu ein solches KV-Diagramm für 5 Variablen !

A.39.2: Zeichnen Sie zwei KV-Diagramme für die Funktion Y , die sich durch die Belegung der Variablen x_5 (0 oder 1) unterscheiden ! Leiten Sie daraus die minimale Form für Y ab !

Hinweis: Stellen Sie sich vor, daß die beiden Diagramme übereinander liegen. In der dritten Dimension kann nun in der gewohnten Weise vereinfacht werden.

A.39.3: Vereinfachen Sie die Funktion nach der Methode von Quine-McCluskey !

Aufgabe 40: Lastkontrolle

In einer Werkhalle stehen 4 Motoren mit unterschiedlicher Leistungsaufnahme (Tabelle A40.1).

Motor	Leistungsaufnahme in kW
1	2
2	3
3	5
4	1

Tabelle A40.1: Leistungsaufnahmen der 4 Motoren

Entwickeln Sie ein Schaltnetz mit einem Ausgang Y , der 1 ist, wenn dem Netz mehr als 6 kW entnommen wird. Dabei seien den Motoren 1 – 4 die Eingänge $A - D$ des Schaltnetzes zugeordnet (ein Eingang ist 1, wenn der Motor läuft). Erstellen sie die Funktionstabelle, KV-Tafel und das minimierte Schaltnetz. Versuchen Sie anschließend die Anzahl der benötigten Schaltglieder zu minimieren.

Aufgabe 41: Paritätsbit

A.41.1: Entwerfen Sie ein Schaltnetz, das bei paralleler Datenübertragung von 4-stelligen Binärwörtern im 8421-BCD-Code auf einer fünften Leitung ein Paritätsbit sendet. Ist die Anzahl der Einsen im zu übertragenden Binärwort ungerade, dann soll auf der Paritätsbitleitung eine Null gesendet werden. Ist die Anzahl der Einsen gerade soll eine Eins gesendet werden.

Hinweis: Damit ist gewährleistet, daß das zu sendende Wort immer eine ungerade Anzahl Einsen enthält (ungerade Parität). Das sich ergebende 5-stellige Binärwort enthält dann mindestens eine Eins, nicht nur Nullen.

A.41.2: Überlegen Sie, inwieweit Sie das Schaltnetz erweitern können, damit es sich sowohl zum Generieren, als auch zum Überprüfen von gerader als auch ungerader Parität verwenden läßt. Zeichnen Sie dann eine einfache Sender-Empfänger Schaltung.

Aufgabe 42: 1–Bit Volladdierer

Entwerfen Sie einen 1–Bit–Volladdierer !

Lösen Sie dazu folgende Aufgaben:

A.42.1: Stellen Sie die Funktionstabelle für die Stellensumme und den Übertrag auf.

A.42.2: Erstellen Sie die DNF–KV–Diagramme für die Stellensumme und den Übertrag.

A.42.3: Geben Sie die minimierten Schalfunktionen an.

Aufgabe 43: 4–Bit Subtrahierer

Entwerfen Sie ein Schaltnetz, das zwei 4–stellige Dualzahlen $a = a_3a_2a_1a_0$ und $b = b_3b_2b_1b_0$ subtrahieren kann. Benutzen Sie dabei 1–Bit–Volladdierer als Grundbausteine und geben Sie ein Zahlenbeispiel an. Dabei sind a_3 bzw. b_3 die höherwertigen Stellen.

Aufgabe 44: Normalform–Paralleladdierer

Entwerfen Sie mittels der DNF ein Schaltnetz, das zwei 2–Bit Zahlen $a = a_1a_0$ und $b = b_1b_0$ addiert (Normalform–Paralleladdierer). Dabei sind a_1 bzw. b_1 die höherwertigen Stellen.

Aufgabe 45: Multiplizierer

Entwerfen Sie ein Schaltnetz, das zwei 2–Bit Zahlen miteinander multipliziert.

Die Multiplikation von Dualzahlen kann auf verschiedene Arten durchgeführt werden (verschiedene Algorithmen):

– wiederholte Addition

– Addition mit Verschiebung (Shiften)

Hier soll die Multiplikation jedoch als Normalform–Parallelmultiplikation ausgeführt werden.

A.45.1: Erstellen Sie eine minimale Schaltung gemäß den Schritten zur Synthese von Schaltnetzen aus dem Lehrbuch, Band I.

A.45.2: Realisieren Sie zusätzlich die Schaltung nur mit NAND–Gliedern.

Aufgabe 46: 1–Bit ALU

Entwerfen Sie ein Schaltnetz, das arithmetische und logische Verknüpfungen von zwei Variablen A und B durchführt (1–Bit ALU). Die Verknüpfungen sollen über die 3 Steuervariablen S_2, S_1, S_0 entsprechend gegebener Tabelle (Tabelle A46.1) durchgeführt werden.

Das Schaltnetz soll neben dem Ergebnisausgang noch einen Übertragsausgang besitzen, der für die nicht arithmetischen Operationen immer 0 sein soll. Ein Blockschalbild der zu erstellenden ALU stellt somit Abbildung A46.1 dar.

A.46.1: Erstellen Sie die vollständige Funktionstabelle auf Basis der Tabelle A46.1.

A.46.2: Vereinfachen Sie die Funktionsgleichungen für das Ergebnis und den Übertrag mit einem geeigneten Verfahren.

S_2	S_1	S_0	Funktion
0	0	0	$A \wedge B$
0	0	1	$A \vee B$
0	1	0	$A \overline{B} \vee \overline{A} B$
0	1	1	A
1	0	0	\overline{A}
1	0	1	$A + B$
1	1	0	$\overline{A} + 1$
1	1	1	B

Tabelle A46.1: Zuordnung der ALU-Operationen zu den Steuervariablen S_2, S_1, S_0

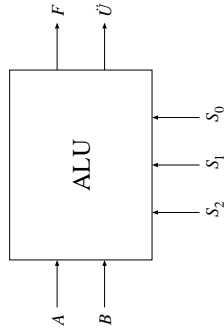


Abb. A46.1: Blockschaltbild der ALU

A.46.3: Erstellen Sie das Schaltbild der ALU.

Aufgabe 47: Multiplexer

Realisieren Sie folgende Schaltfunktion mit **einem** 4 : 1 Multiplexer und Schaltgliedern, die Elementarverknüpfungen (UND, ODER, NICHT) bilden können !

$$f = A + B \cdot D + C \cdot D + \overline{B} \cdot \overline{D}$$

Aufgabe 48: Dual- zu Siebensegmentdekor

Gegeben ist der Festwertspeicher (PROM) und eine Siebensegmentanzeige aus Abbildung A48.1.

Geben Sie die Programmierung durch Markierung der entsprechenden Leitungskreuzungen an, so daß die Siebensegmentanzeige wie folgt angezeigt. Liegen an den Adreßeingängen die Dualzahlen 0000 ... 1001 an, zeigt die Siebensegmentanzeige die entsprechenden Dezimalziffern 0 ... 9 an. Liegen die Dualzahlen 1010 ... 1111 an, werden die Zeichen $A \dots F$ dargestellt, wobei A, C, E und F groß und B und D klein angezeigt werden sollen.

Die Leuchtdiode D_7 soll immer leuchten, wenn eine Zahl größer als 9 vorkommt. Geben Sie außer den Markierungen in der Zeichnung noch die „Programmierung“ im Hexcode an !

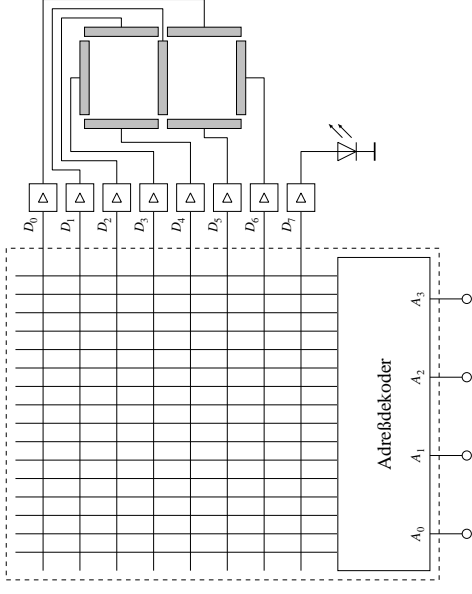


Abb. A48.1: PROM zur Ansteuerung einer Siebensegmentanzeige

Aufgabe 49: Hazards

Die Schaltung aus Abbildung A49.1 soll auf Hazards untersucht werden.

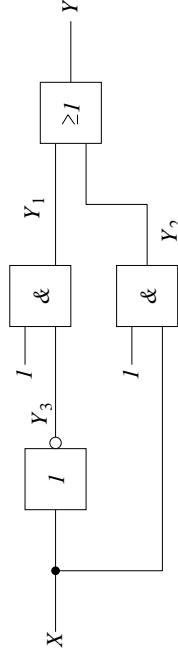


Abb. A49.1: Schaltnetz, das auf Hazards untersucht werden soll

Der Einfachheit halber wird vorausgesetzt, daß alle Schaltglieder die gleiche Signallaufzeit τ haben und daß keine Laufzeiten auf den Verbindungsleitungen vorhanden sind.

A.49.1: Tragen Sie die Signallaufzeiten in die Schaltfunktion

$$Y(t) = X(t - \dots) \vee \overline{X}(t - \dots)$$

ein !

A.49.2: Am Eingang X wird nun ein Rechteckimpuls von der Dauer 4τ angelegt (Abb. A49.2). Erstellen Sie je ein Impulsdiagramm für die Ausgänge Y_1 bis Y_3 und Y !

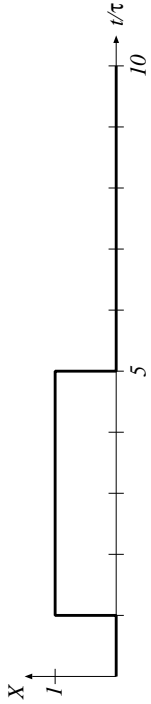


Abb. A.49.2: Rechteckimpuls am Eingang X

A.49.3: Klassifizieren Sie den Hazard, der am Ausgang Y entsteht !

5 Speicherglieder

Aufgabe 50: Dynamische Eintransistor-Speicherzelle

Die Schaltung einer dynamischen Eintransistor-Speicherzelle ist in Abbildung A50.1 dargestellt.

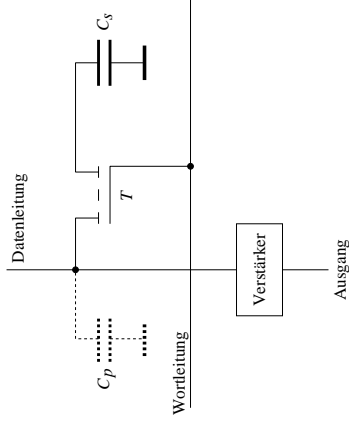


Abb. A50.1: Dynamische Eintransistor-Speicherzelle

Das Datenbit wird im Kondensator C_s gespeichert. Der Kondensator wird durch die Kapazität der Drainzone mit der Substratschicht gebildet. Der Kondensator C_p besteht aus der *parasitären* Kapazität der Datenleitung. C_p ist größer als C_s .

Zum Schreiben wird durch H-Pegel auf der Wortleitung der Transistor T leitend und die Kapazität C_s wird auf den Pegel der Datenleitung (H oder L) aufgeladen.

Beim Lesen wird wiederum durch H-Pegel auf der Wortleitung der Transistor T leitend und det ein *Ladungsausgleich* zwischen C_s und C_p statt. Zu Beginn des Lesezyklus wird die Datenleitung und damit C_p auf H-Pegel gelegt. War in C_s eine 0 (L-Pegel) gespeichert, wird C_p teilweise entladen und C_s aufgeladen. Diese Spannungsänderung auf der Datenleitung wird von einem Verstärker ausgewertet.

War auf C_s eine 1 (H-Pegel) gespeichert, dann tritt an C_p keine Spannungsänderung auf. Bei diesen Lesevorgängen geht durch Ladungsausgleich die Information verloren. Nach jedem Lesezyklus muß daher die Information wieder neu eingeschrieben werden.

Die dynamische Eintransistor-Speicherzelle kann durch die Schaltung aus Abbildung A50.2 modelliert werden.

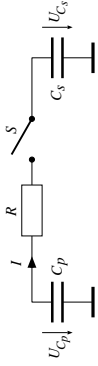


Abb. A50.2: Ersatzschaltung der dynamischen Eintransistor-Speicherzelle

Durch den Schalter S wird über den Widerstand R eine leitende Verbindung zwischen der Kapazität C_p und C_s hergestellt, so daß ein Ladungsausgleich zwischen beiden Kondensatoren stattfinden kann. Der Schalter S übernimmt dabei die Schalterfunktionen des Transistors T und R dessen Widerstand.

Zum Zeitpunkt $t_0 = 0$ ist der Kondensator C_p auf die Spannung $u_{C_p} = U_0$ aufgeladen. Der Kondensator C_s sei entladen. Der Schalter S wird geschlossen und es findet ein Ladungsausgleich statt; es fließt ein Ausgleichsstrom i von C_p nach C_s .

A.50.1: Berechnen Sie den zeitlichen Verlauf von u_{C_p} , u_{C_s} und i . Stellen Sie die Ergebnisse grafisch dar.

A.50.2: Berechnen Sie die Zeitkonstante für das Ersatzschaltbild mit den Werten:

$$C_s = 1 \text{ pF} \quad C_p = 10 \text{ pF} \quad U_{C_p}(t_0) = 5 \text{ V} \quad R = 1 \text{ k}\Omega$$

Aufgabe 51: RS-Kippglied

Gegeben ist das Schaltzeichen (Abb. A51.1) und die Beschreibung eines asynchronen RS-Kippgliedes nach DIN 40700:

Wenn die Variablen an beiden Eingängen verschiedene Werte oder gleichzeitig den Wert 0 haben, zeigen die Variablen an den beiden Ausgängen komplementäre (verschiedene) Werte. Wenn zunächst die Variablen an beiden Eingängen verschiedene Werte haben und dann den Wert 0 einnehmen, ändern sich die Werte der Variablen an den Ausgängen nicht. Solange die Variablen an beiden Eingängen gleichzeitig den Wert 1 einnehmen, haben die Variablen an beiden Ausgängen den gleichen Wert; wenn nachher die Variablen an den Eingängen gleichzeitig den Wert 0 einnehmen bzw. in diesen übergehen, dann ist nicht vorhersehbar, wie die Werte 1 und 0 den beiden Ausgängen zugeordnet sind.



Abb. A51.1: Schaltzeichen des RS-Kippgliedes nach DIN 40700

Ergänzen Sie das in der Abbildung A51.2 vorgegebene Impulsdiagramm. Dabei sind die Anfangszustände angegeben.

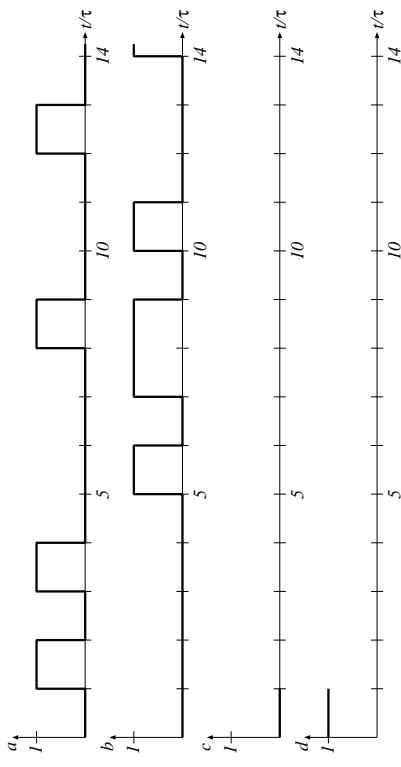


Abb. A51.2: Impulsdiagramm zur Aufgabe 51

Aufgabe 52: D-Kippglied

Gegeben ist das Schaltzeichen (Abb. A52.1) und die Beschreibung eines taktzustands-gesteuerten D-Kippgliedes nach DIN 40700:

Wenn die Variable am C-Eingang den Wert 1 annimmt, wird der zu diesem Zeitpunkt vorhandene Wert der Variablen am D-Eingang im Kippglied gespeichert.

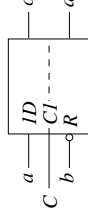


Abb. A52.1: Schaltzeichen des D-Kippgliedes nach DIN 40700

Ergänzen Sie das in der Abbildung A52.2 vorgegebene Impulsdiagramm. Dabei sind die Anfangszustände angegeben.

Aufgabe 53: Übergangsfunktion des JK-Flipflop

Geben Sie die ausführliche Funktionstabelle eines JK-Flipflops an und leiten Sie daraus die Übergangsfunktion (charakteristische Gleichung) ab.

Aufgabe 54: JK-Master-Slave-Kippglied

Gegeben ist das Schaltzeichen (Abb. A54.1) und die Beschreibung eines taktflankenge-steuerten JK-Master-Slave-Kippgliedes nach DIN 40700:

Die Übernahme der Information am J- und am K-Eingang in das Kippglied erfolgt mit dem Übergang vom Wert 0 zum Wert 1 der Variablen am C-Eingang. Die Ausgabe erfolgt mit dem Übergang vom Wert 1 zum Wert 0 der Variablen am C-Eingang.

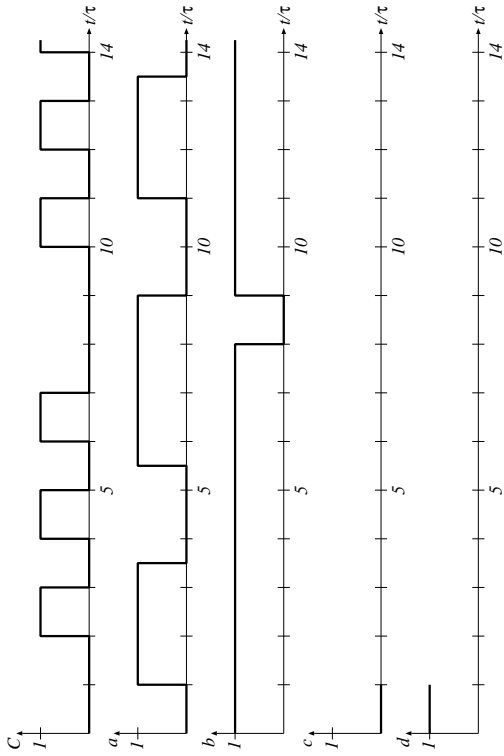


Abb. A52.2: Impulsdiagramm zur Aufgabe 52

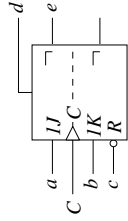


Abb. A54.1: Schaltzeichen des JK-Master-Slave-Kippgletes nach DIN 40700

Der Ausgang d des Kippgletes stellt den Ausgang Q des Master-Kippgletes dar. Ergänzen Sie das in der Abbildung A54.2 vorgegebene Impulsdiagramm. Dabei sind die Anfangszustände angegeben.

Hinweis: Setz- und Haltezeiten werden eingehalten.

Aufgabe 55: D-Kippglied mit Taktflankensteuerung

Gegeben ist das Schaltzeichen (Abb. A55.1) und die Beschreibung eines D-Kippgletes mit Einflankensteuerung:

Wenn die Variable am C-Eingang vom Wert 0 zum Wert 1 übergeht, wird der zu diesem Zeitpunkt vorhandene Wert der Variablen am D-Eingang im Kippglied gespeichert.

Ergänzen Sie das in der Abbildung A55.2 vorgegebene Impulsdiagramm. Dabei sind die Anfangszustände angegeben.

Hinweis: Setz- und Haltezeiten werden eingehalten.

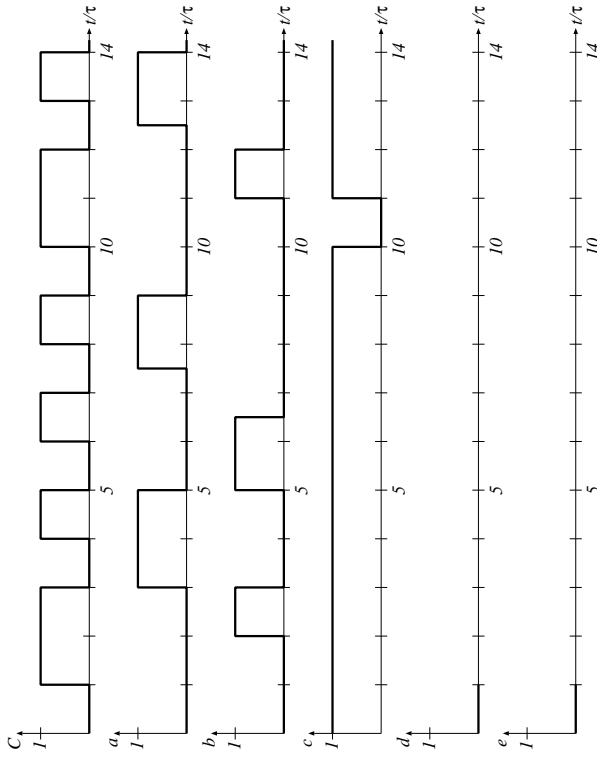


Abb. A54.2: Impulsdiagramm zur Aufgabe 54

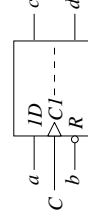


Abb. A55.1: Schaltzeichen des D-Kippgletes nach DIN 40700

6 Schaltwerke

Aufgabe 56: Schaltwerk mit JK-Flipflops

Stellen Sie für die Schaltung aus Abbildung A56.1 eine Tabelle der nacheinander auf tretenden Zustände auf. Benutzen Sie dazu Tabelle A56.1.

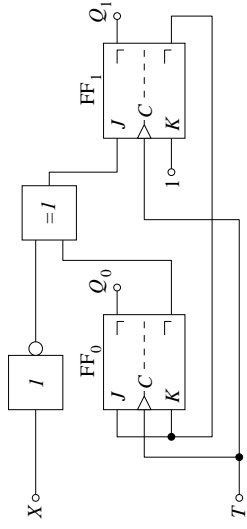


Abb. A56.1: Schaltwerk mit 2 JK-Flipflops

X	J_0	K_0	J_1	K_1	Q_0^n	Q_1^n	Q_0^{n+1}	Q_1^{n+1}

Tabelle A56.1: Folgezustandstabelle für Aufgabe 56

Hinweis: Der Anfangszustand der Speicherglieder soll als 0 angenommen werden !

Aufgabe 57: Asynchrones Schaltwerk

Gegeben ist das Schaltwerk aus Abbildung A57.1.

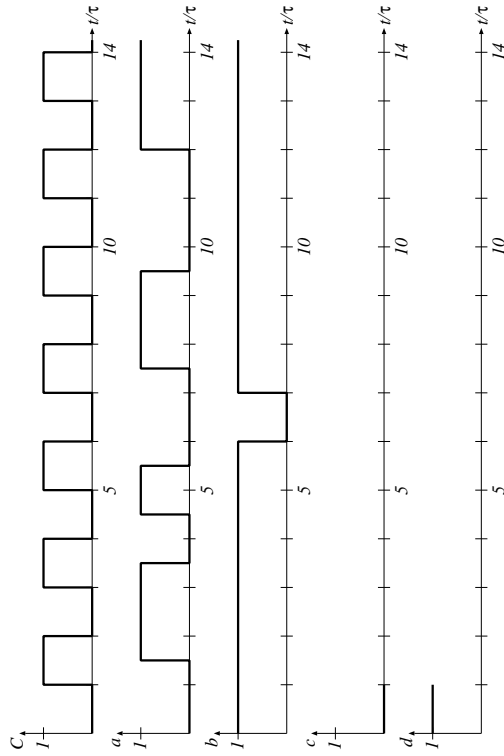


Abb. A55.2: Impulsdiagramm zur Aufgabe 55

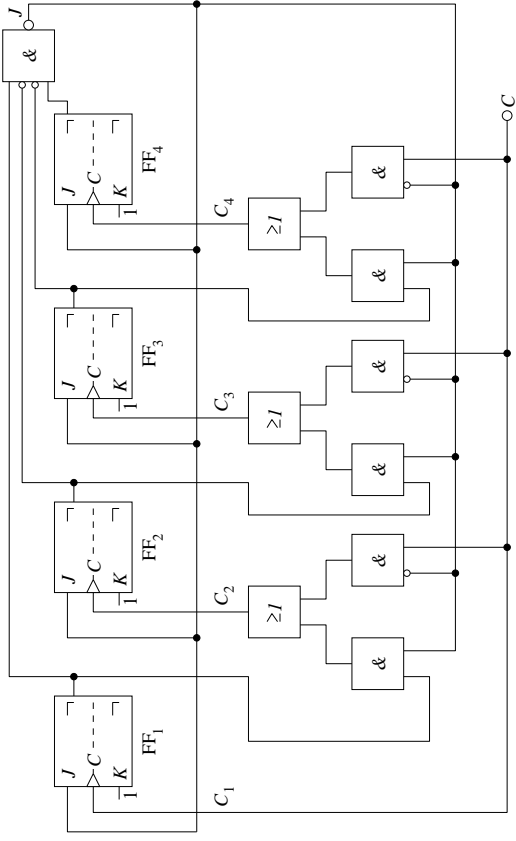


Abb. A57.1: Asynchrones Schaltwerk mit JK-Flipflops

A.57.1: Um welchen Automatentypen handelt es sich ? **Begründung !**

A.57.2: Analysieren Sie das Schaltwerk und stellen Sie das Verhalten in einer Tabelle dar.

A.57.3: Finden Sie einen Begriff, der das Verhalten des Schaltwerkes beschreibt.

Hinweis: Der Anfangszustand der Speicherglieder soll als 0 angenommen werden !

Aufgabe 58: 2-Bit-Synchronzähler

Analysieren Sie den Synchronzähler aus Abbildung A58.1.

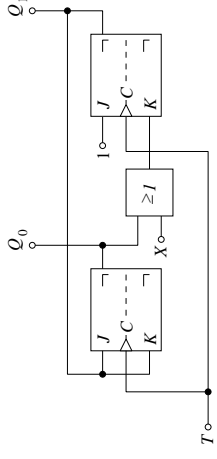


Abb. A58.1: Synchronzähler mit 2 Ausgängen

A.58.1: Bestimmen Sie ausgehend vom Startzustand $Q_0 = 0$ und $Q_1 = 0$ den Zählzyklus für $X = 1$ und für $X = 0$ und zeichnen Sie die Zustandstabelle !

A.58.2: Zeichnen Sie den Zustandsgraphen !

Aufgabe 59: 3-Bit-Synchronzähler

Analysieren Sie den Synchronzähler aus Abbildung A59.1.

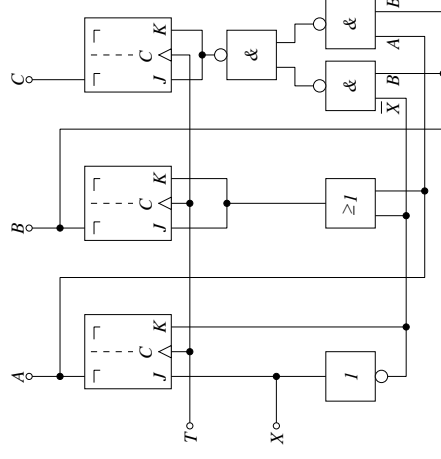


Abb. A59.1: Synchronzähler mit 3 Ausgängen

A.59.1: Bestimmen Sie ausgehend vom Startzustand $A = 0$, $B = 0$ und $C = 0$ den Zählzyklus für $X = 1$ und für $X = 0$ und zeichnen Sie die Zustandstabelle!

A.59.2: Zeichnen Sie den Zustandsgraphen !

Aufgabe 60: Johnsonzähler

Analysieren Sie den sogenannten Johnsonzähler aus Abbildung A60.1.

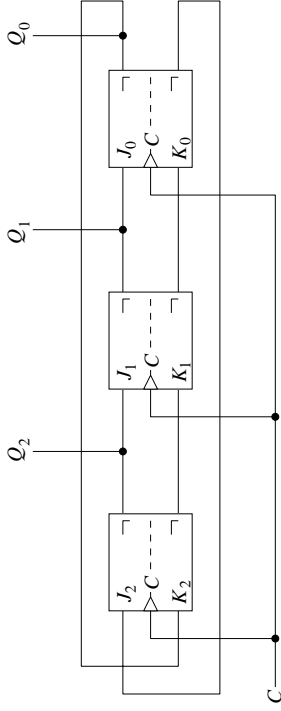


Abb. A60.1: Johnsonzähler

A.60.1: Bestimmen Sie ausgehend vom Startzustand $Q_0 = 0$, $Q_1 = 0$ und $Q_2 = 0$ den Zählzyklus !

A.60.2: Vervollständigen Sie das Impulsdiagramm (Abb. A60.2) !

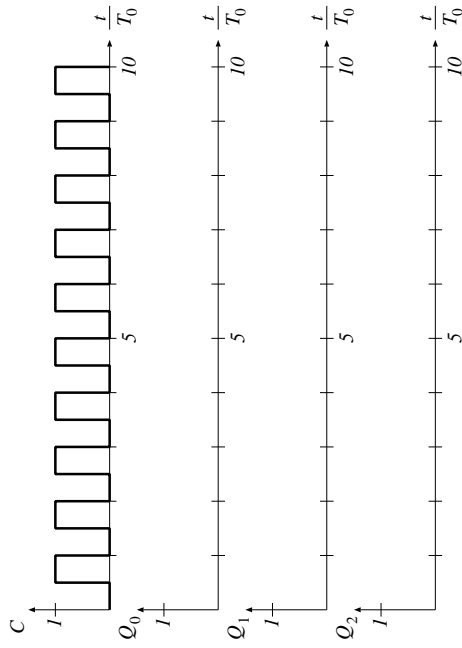


Abb. A60.2: Taktsignal und Impulsdiagramme

Aufgabe 61: Serienaddierer

Abbildung A61.1 zeigt den Zustandsgraphen eines Serienaddierers, d.h. der Serienaddierer wird als Schaltwerk betrachtet.

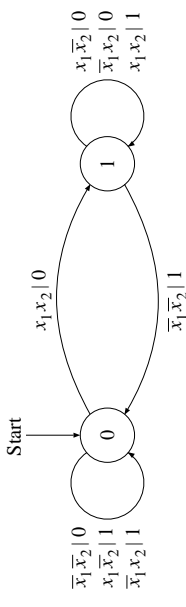


Abb. A61.1: Zustandsgraph eines Serienaddierers

Analysieren Sie das Schaltwerk und lösen Sie dabei folgende Aufgaben:

A.61.1: Um welchen Automatentypen handelt es sich ? **Begründung** !

A.61.2: Erstellen Sie die Zustandsfolgetabelle !

A.61.3: Geben Sie die Übergangs- und Ausgangsfunktion in minimaler DF an !

A.61.4: Zeichnen Sie das Schaltwerk und benutzen Sie im Schaltnetz Äquivalenzglieder !

Hinweis: Der Anfangszustand des Speichergliedes soll als 0 angenommen werden !

Aufgabe 62: Entwurfschritte

A.62.1: Nennen Sie die Schritte für den Entwurf eines synchronen Schaltwerkes mit JK-Flipflops.

A.62.2: Führen Sie diese Schritte am Beispiel eines 4-Bit-Zählers aus. Geben Sie dazu das (Teil-) Schaltwerk für die Stelle mit der Wertigkeit 2^i an ! Der Zähler soll folgende Zählfolge aufweisen:

$$0 - 15 - 4 - 1 - 5 - 11 - 3 - 8 - 6 - 7$$

Aufgabe 63: Synchronzähler

Entwerfen Sie einen 3-Bit-Synchronzähler mit folgender Zählfolge:

$$0 - 1 - 3 - 7 - 6 - 5 - 0 - \dots$$

Erstellen Sie dabei:

- A.63.1: Zustandsgraph
- A.63.2: Automatenabelle
- A.63.3: Minimierte Funktionsgleichungen
- A.63.4: Schaltbild

Aufgabe 64: Modulo-4 Zähler

Entwerfen Sie mit JK-Flipflops einen steuerbaren Modulo-4 Zähler, der bei Steuervariable $X = 0$ vorwärts und bei $X = 1$ rückwärts zählt.

Erstellen Sie dabei:

- A.64.1: Zustandsgraph
- A.64.2: Funktionstabelle
- A.64.3: Minimierte Funktionsgleichungen
- A.64.4: Schaltbild

Aufgabe 65: Schieberegister

Entwerfen Sie ein 3-Bit-Schieberegister mit folgenden Eigenschaften:

- Rechtsschieben
 - Linksschieben
 - Parallel einlesen
 - Löschen
- Lösen Sie dazu folgende Aufgaben:

- A.65.1: Entwerfen Sie einen 4:1 Multiplexer!
- A.65.2: Vervollständigen Sie das gegebene Schaltbild (Abb. A65.1), so daß das Schieberegister die geforderten Eigenschaften erfüllt!

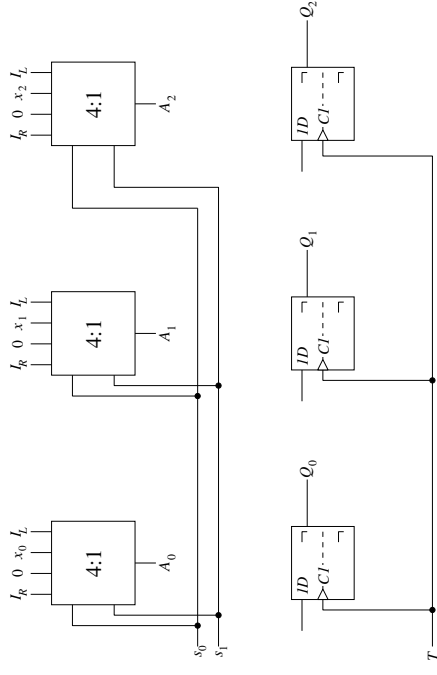


Abb. A65.1: Zu vervollständigendes Schaltbild eines 3-Bit-Schieberegisters

Aufgabe 66: Mikroprogrammsteuerwerk

Entwerfen Sie einen steuerbaren Modulo-4 Zähler, der bei Steuervariable $X = 0$ vorwärts und bei $X = 1$ rückwärts zählt, indem Sie das Mikroprogrammsteuerwerk aus Abbildung A66.1 programmieren. Markieren Sie dazu die Stellen, an denen Koppellemente (z.B. Dioden) eingebaut werden müssen, um die 1 von der Wortleitung auf die Datenleitung zu schalten.

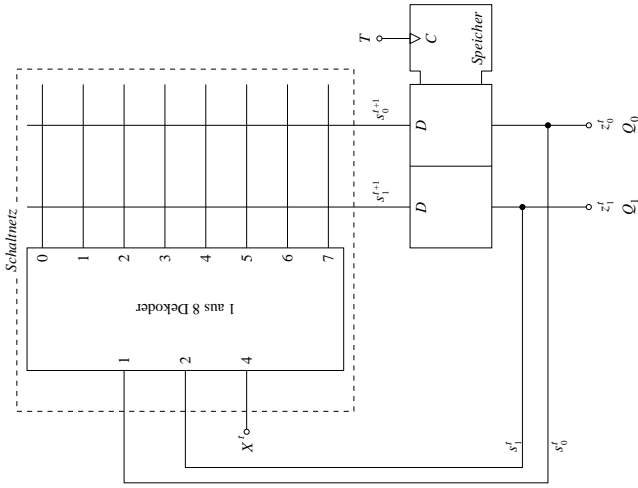


Abb. A66.1: Mikroprogrammsteuerwerk zur Lösung der Aufgabe 66

Aufgabe 67: 4-Bit Synchronzähler

Es soll ein 4-Bit Synchronzähler (0–15) mit D-Flipflops entworfen werden. Zur Verfügung stehen außer vier D-Flipflops noch ein Festwertspeicher (Abb. A67.1).

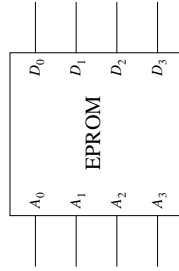


Abb. A67.1: EPROM zur Lösung der Aufgabe 67

Zeichnen Sie die Schaltung und geben Sie die „Programmierung“ des Speichers in Hexdezimaldarstellung an!

Aufgabe 68: Umschaltbarer 3-Bit-Synchronzähler

Wie in Aufgabe 67 soll ein umschaltbarer 3-Bit-Synchronzähler mit D-Flipflops und einem 16×6 -Bit EPROM entworfen werden. Zeichnen Sie die Schaltung und geben Sie die Programmierung des EPROMs im Hexcode an!
Zählfolgetabelle:

	0	1	2	3	4	5	6	7
$X = 0$	2	4	3	6	0	0	0	0
$X = 1$	1	2	3	4	1	0	4	0

Aufgabe 69: PLA-Baustein

Gegeben ist eine PLA-Struktur (Abb. A69.1) mit integrierten D-Flipflops (vgl. Lehrbuch Band 1, Abschnitt 7.1.4).

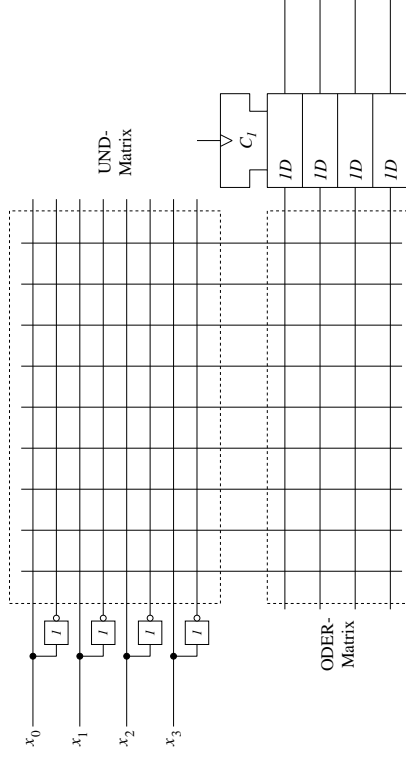


Abb. A69.1: FPLS zur Aufgabe 69

Programmieren Sie die PLA-Struktur so, daß ein Modulo-12 Zähler realisiert wird.

A.69.1: Tragen Sie in der UND- und ODER-Matrix die entsprechenden Koppellemente (in Form von Verbindungspunkten) ein.

A.69.2: Zeichnen Sie auch die Rückkopplungsverbindungen von den D-Flipflops zu den Eingängen.

Aufgabe 70: 8421-BCD-Code Tester

Entwerfen Sie ein Schaltwerk, das seriell empfangene 4-stellige Binärworte auf 8421-BCD-Zahlen überprüft. Die Eingabe beginnt mit der werthöchsten Stelle (MSB¹). Wenn

¹Most Significant Bit

eine 8421-BCD-Zahl erkannt wird, soll das durch ein 1-Signal am Ausgang angezeigt werden.

Hinweis: Die Aufgabe kann durch das Blockschaltbild aus Abbildung A70.1 dargestellt werden.

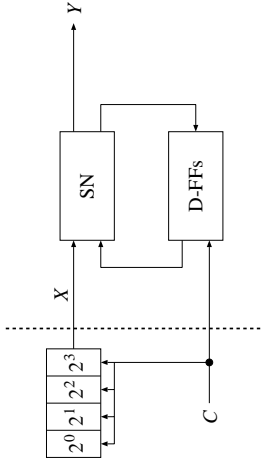


Abb. A70.1: Blockschaltbild eines 8421-BCD-Code Testers, der durch ein Rechenschieberegister angesteuert wird

7 Computertechnik

Aufgabe 71: Dualzahlen

Bestimmen Sie den dezimalen Wert W der folgenden Dualzahlen. Das Komma trennt wie bei Dezimalzahlen den ganzzahligen vom gebrochenen Anteil.

A.71.1: 0101,100101

A.71.2: 10110,10111

Aufgabe 72: Hexadezimalzahlen

Bestimmen Sie den dezimalen Wert W der beiden folgenden Hexadezimalzahlen:

A.72.1: A5C8

A.72.2: 9B15

Aufgabe 73: Umwandlung natürlicher Zahlen

Da die ALU nur Binärzeichen verarbeiten kann, werden die dem Menschen geläufigen Dezimalzahlen in Dualzahlen umgewandelt werden. Bei der Umwandlung von einem (polyadischen) Zahlensystem zu einem anderen, darf der Wert einer Zahl nicht verändert werden. Wir wollen im folgenden die Umwandlung natürlicher Zahlen in dezimaler Darstellung in die duale Darstellung betrachten:

$$W_{10} \stackrel{!}{=} W_2 = \sum_{i=0}^m b_i \cdot 2^i$$

Nach dem Horner-Schema kann das Polynom zur Berechnung des dualen Wertes wie folgt dargestellt werden:

$$W_{10} = (\dots((b_m \cdot 2 + b_{m-1}) \cdot 2 + b_{m-2}) \cdot 2 + \dots + b_1) \cdot 2 + b_0$$

Dividiert man die beiden Seiten durch 2, so ergibt sich ein ganzzahliger Teil $W_{10}^{(1)}$ und ein Rest, der b_0 entspricht. Dividiert man $W_{10}^{(1)}$ erneut durch 2, so erhält man b_1

als Rest und $W_{10}^{(2)}$ als ganzzahligen Anteil, usw. Diese *Divisionsmethode* wird solange fortgesetzt, bis der ganzzahlige Anteil null ergibt.

Wie lautet die duale Darstellung der folgenden Dezimalzahlen ?

A.73.1: $W_{10} = 130.956$

A.73.2: $W_{10} = 240.159$

Hinweis: Der Punkt dient lediglich zur besseren Lesbarkeit und darf nicht als Komma zur Trennung des ganzzahligen vom gebrochenen Teil interpretiert werden !

Aufgabe 74: Umwandlung gebrochener Zahlen

A.74.1: Geben Sie eine Umwandlungsmethode an, um gebrochene Dezimalzahlen, deren Wert durch

$$w_{10} = \sum_{i=1}^n d_{-i} \cdot 10^{-i}$$

gegeben ist, in eine äquivalente Dualzahl zu überführen. Der Wert der Dualzahl ergibt sich analog zu

$$w_2 = \sum_{i=1}^m b_{-i} \cdot 2^{-i}$$

Hinweis: Benutzen Sie das Homerschema zur Darstellung der letzten Gleichung.

A.74.2: Wenden Sie die Umwandlungsmethode aus A.74.1 auf folgende Dezimalzahl an:

$$w_{10} = 0.180690$$

Die duale Darstellung soll 20 Stellen hinter dem Komma haben. Benutzen Sie zur Probe das Homerschema mit 10 Stellen und ermitteln sie den darstellungsbedingten Fehler !

A.74.3: Bestimmen Sie in Verbindung mit Aufgabe 73 die Darstellung von π im dualen Zahlensystem mit 20 Stellen hinter dem Komma !

Aufgabe 75: Subtraktion von Dualzahlen

Zeigen Sie, daß man die Subtraktion zweier Dualzahlen auf die Addition des Zweierkomplements des Subtrahenden zurückführen kann.

Aufgabe 76: Zweierkomplement

Zeigen Sie, daß man das Zweierkomplement einer Dualzahl erhält, indem man diese Zahl bitweise invertiert und das Ergebnis um Eins erhöht.

Aufgabe 77: Subtraktionsprogramm

Schreiben Sie für die Operationswerk-Simulation (Anhang ??) ein Programm zur Subtraktion zweier Zahlen. Der Minuend soll vom X-Dateneingang und der Subtrahend vom Y-Dateneingang gelesen werden. Das Ergebnis soll im Register Y stehen.

Aufgabe 78: Multiplikation und Division in dualer Darstellung

Führen Sie folgende Rechnungen im Dualsystem durch:

$$\text{A.78.1: } 135_{10} \cdot 21_{10} = ?$$

$$\text{A.78.2: } 1150_{10} : 46_{10} = ?$$

Aufgabe 79: Multiplikationsprogramm

Schreiben Sie für die Operationswerk-Simulation (Anhang ??) ein Programm zur Multiplikation zweier Zahlen. Die Zahlen sollen von den Dateneingängen gelesen werden und das Ergebnis soll im Register Y stehen.

Aufgabe 80: Zahlenbereichsüberschreitung beim Zweierkomplement

A.80.1: Zeichnen Sie einen Zahlenkreis für die Zweierkomplementdarstellung einer 3-Bit Zahl (vgl. Lehrbuch Band 2, Abschnitt 2.4.11). Die duale Darstellung soll außerhalb und der dezimale Wert innerhalb des Zahlenkreises abgetragen werden.

A.80.2: Geben Sie vier Beispiele für Additionen an, bei denen sich ein

- negatives Ergebnis
- positives Ergebnis
- Underflow
- Overflow

ergibt ! Beachten Sie dabei die Belegung der Überträge e_2 und e_3 bzw. deren Antivalenz-Verknüpfung.

Aufgabe 81: 8-Bit Subtraktionen im Dualsystem

Subtrahieren Sie im Dualsystem, indem Sie das Zweierkomplement addieren. Alle Zahlen sollen mit einer Maschinenwortbreite von acht Bit dargestellt werden. Vergleichen

Sie ihre Ergebnisse mit entsprechenden Rechnungen im Dezimalsystem und kommentieren Sie die Ergebnisse!

A.81.1: Geben Sie den mit der vorgegebenen Maschinenwortbreite darstellbaren Zahlenbereich an!

Bestimmen Sie nun folgende Differenzen:

A.81.2: $115_{10} - 68_{10} = ?$

A.81.3: $70_{10} - 87_{10} = ?$

A.81.4: $-54_{10} - 76_{10} = ?$

Aufgabe 82: Befehlssatz eines Prozessors

Entwickeln Sie einen Mini-Befehlssatz für die RALU-Simulation (Anhang ??). Dabei sollen sich die Befehle an denen des Microprozessors 6502 orientieren.

Dieser Prozessor verfügt über ein Register namens Akkumulator, über das alle mathematischen Operationen „laufen“. Das heißt, sowohl eine an den Operationen beteiligte Zahl, als auch das Ergebnis stehen im Akku. Weiterhin gibt es zwei Index-Register X und Y, die sich für Zählvorgänge eignen. Um diese Register in der RALU zu simulieren, treffen wir folgende Zuordnung: Der Akkumulator soll das RALU-Register 15 sein, die Indexregister X und Y die RALU-Register 13 und 14. Weiterhin können bei der Implementierung der Befehle die Register 10 bis 12 genutzt werden.

Somit stehen die Register 0 bis 9 für spätere Makroprogramme zur Verfügung, wobei Register 0 die Rolle des Parameters zukommt, da bei der RALU-Simulation Mikroprogramme nicht parametrisiert sein können.

A.82.1: Realisieren Sie folgende Befehle für den Akkumulator:

<i>Mnemonic</i>	<i>Beschreibung</i>
lda	load akkumulator: Lade den Akkumulator mit dem Wert aus Register 0
sta	store akkumulator: Schreibe den Akkumulatorwert ins Register 0
cmp	compare akkumulator: Vergleiche den Akkumulatorwert mit Register 0. Danach soll aufgrund der Status-Flags verzweigt werden können, wenn der Akkumulator kleiner, gleich oder größer als der Wert von Register 0 ist. Der Wert des Akkus soll nicht verändert werden!
adc	add with carry: Addiere Register 0 zum Akkumulator, benutze das Carry-Flag dabei als Grundübertrag.
sbc	subtract with carry: Subtrahiere Register 0 vom Akkumulator, benutze das Carry-Flag dabei als Entleiheung.

A.82.2: Realisieren Sie folgende Befehle für die Index-Register:

<i>Mnemonic</i>	<i>Beschreibung</i>
ldx	load x-register: Lade X-Register mit dem Wert aus Register 0
ldy	load y-register: Lade Y-Register mit dem Wert aus Register 0
stx	store x-register: Schreibe X-Register ins Register 0
sty	store y-register: Schreibe Y-Register ins Register 0
dex	decrement x-register: Vermindere das X-Register um eins.
dey	decrement y-register: Vermindere das Y-Register um eins.
inx	increment x-register: Erhöhe das X-Register um eins.
iny	increment y-register: Erhöhe das Y-Register um eins.
cpx	compare x-register: Analog zu cmp für den Akku.
cpy	compare y-register: Analog zu cmp für den Akku.

A.82.3: Realisieren Sie folgende Befehle für die Index-Register und den Akkumulator:

<i>Mnemonic</i>	<i>Beschreibung</i>
txa	transfer x to a: Transferiere X-Register zum Akkumulator.
tya	transfer y to a: Transferiere Y-Register zum Akkumulator.
tax	transfer a to x: Transferiere Akkumulator zum X-Register.
tay	transfer a to y: Transferiere Akkumulator zum Y-Register.

A.82.4: Schreiben Sie nur mit den in den Aufgaben A.82.1 bis A.82.3 erstellten Mikroprogrammen (Maschinenbefehle) folgende Makroprogramme:

<i>Mnemonic</i>	<i>Beschreibung</i>
mul	multiply: Multipliziere Akku mit Register 0.
div	divide: Dividiere Akku durch Register 0.

Dabei sollen in den Makroprogrammen weder Steuerworte gesetzt noch clock-Befehle verwendet werden.

Aufgabe 83: Fahrenheit nach Celsius

Schreiben sie ein Makroprogramm für die RALU (Anhang ??), zur Umwandlung von Grad Fahrenheit nach Grad Celsius nach der Formel:

$$^{\circ}C = (^{\circ}F - 32) / 1,8$$

Benutzen Sie die Mikro- und Makroprogramme (Maschinenbefehle bzw. Makros für **mul** und **div**) aus der Aufgabe 82. Der Betrag des Ergebnisses soll in Register 0 stehen, und das Vorzeichen im Y-Register (1=negativ, 0=positiv).

Hinweis: Nachkommastellen des Ergebnisses sollen unberücksichtigt bleiben.

Aufgabe 84: Briggscher Logarithmus

Schreiben Sie ein RALU-Programm (Anhang ??) zur Berechnung des Briggschen Logarithmus (Logarithmus zur Basis 10) nach der Formel:

$$\log x = \frac{\text{ld } x}{\text{ld } 10}$$

Schreiben Sie dazu das Programm zur Berechnung des Logarithmus dualis aus dem Lehrbuch (Lehrbuch Band 2, Abschnitt 2.6.8) so um, daß sie es als Mikroprogramm aufrufen können. Verwenden Sie ferner die aus Aufgabe 82 bekannten Mikro- und Makroprogramme !

Aufgabe 85: Exponent für Gleitkommaformat nach IEEE-754

A.85.1: Geben Sie eine Gleichung an, um den Exponenten bei der Gleitkommadarstellung nach IEEE-754 zu ermitteln !

Demonstrieren Sie die Anwendung an folgenden Zahlen:

A.85.2: 4096

A.85.3: π

A.85.4: -280492

Aufgabe 86: Gleitkomma-Multiplikation

A.86.1: Welche Schritte müssen durchgeführt werden, um zwei Gleitkommazahlen (vgl. Lehrbuch Band 2, Abschnitt 3.4.1) miteinander zu multiplizieren ?

A.86.2: Demonstrieren Sie die Anwendung dieser Schritte an folgender Gleitkommamultiplikation:

$$0,8365 \cdot 10^3 * 0,103 \cdot 10^{-2}$$

Aufgabe 87: Analyse von CISC-Assembler

Gegeben sind zwei C-Programme (Tabelle A87.1) sowie die beiden daraus übersetzten Assemblerprogramme eines CISC-Prozessors (Tabelle A87.2).

```
do-Schleife
main()
{
    register int i;
    i=0;
    do{ i++; } while(i<10);
}
```

```
while-Schleife
main()
{
    register int i;
    i=0;
    while (i<10) i++;
}
```

Tabelle A87.1: C-Programme einer do- und einer while-Schleife

Assembler-Programm 1	
.globl _main	
_main:	link a6,#0
	clr1 d0
L2:	addq1 #1,d0
L4:	moveq #9,d1
	cmpl d0,d1
	jlt L3
	jra L2
L3:	
L1:	unlk a6
	rts

Assembler-Programm 2	
.globl _main	
_main:	link a6,#0
	clr1 d0
L2:	moveq #9,d1
	cmpl d0,d1
	jlt L3
	addq1 #1,d0
	jra L2
L3:	
L1:	unlk a6
	rts

Tabelle A87.2: Assembler-Programme der C-Programme aus Tabelle A87.1

Welches Assemblerprogramm entspricht welchem C-Programm ? **Begründung !**

Aufgabe 88: CISC versus RISC

Gegeben ist das C-Programm aus Tabelle A88.1, welches auf ein Array von Zeichen zugreift.

Array-Zugriff	
main()	
{	register char c;
	char *name = "Hallo";
	c = name[2];
}	

Tabelle A88.1: Einfaches C-Programm

Dieses Programm wurde für einen RISC- und für einen CISC-Prozessor übersetzt. Die beiden entsprechenden Assemblerprogramme zeigt Tabelle A88.2.

Welches Assemblerprogramm entspricht welcher Architektur ? **Begründung !**

Assembler-Programm 1	
data	
align	4
@LCO:	string ,,Hallo\000,,
text	
align	4
global	_main
_main:	
subu	r31,r31,#64
st	r1,r31,#6
st	r30,r31,#2
addu	r30,r31,#2
@Ltb0:	or.u r8,r0,hi16(@LCO)
or	r8,r8,lo16(@LCO)
st	r8,r30,#16
or	r11,r0,#2
ld	r9,r30,#16
addu	r11,r11,r9
ld.b	r12,r0,r11
@L1:	
@Lte0:	
subu	r31,r30,#2
ld	r1,r31,#6
ld	r30,r31,#2
addu	r31,r31,#64
jmp	r1

Assembler-Programm 2	
.cstring	
LCO:	.ascii ,,Hallo\0,,
.text	
.align	1
.globl _main	
_main:	link a6,#-4
	moveq #LCO,a6@(-4)
	moveq a6@(-4),a0
	addq# #2,a0
	moveb a0@,d0
L1:	unlk a6
	rts

Tabelle A88.2: Assembler-Programme zum C-Programm aus Tabelle A88.1

Aufgabe 89: Virtueller Speicher mit Paging-Technik

Ein Computer soll mit einem virtuellen Speicher ausgerüstet werden, der die Paging-Technik (Seitenwechsel) verwendet. Die virtuellen Adressen sollen 32-Bit groß sein und der 4 M-Worte große Hauptspeicher soll in 4 k-Worte große Seiten (Rahmen) aufgeteilt werden.

A.89.1: Skizzieren Sie den Aufbau der virtuellen Adresse !

A.89.2: Wie ist eine Seitentabelle aufgebaut (Zahl der Einträge, Aufbau eines Eintrags) ? Geben Sie dabei eine detaillierte Beschreibung für mindestens vier Zustandsbits an !

A.89.3: Wie wird die Seitentabelle benutzt, um die physikalische Adresse im Hauptspeicher zu bestimmen ?

A.89.4: Der Computer soll für Mehrprogrammbetrieb ausgelegt sein. Wovon hängt die maximale Größe der quasi gleichzeitig ablaufenden Programme (inklusive Daten) ab ?

Aufgabe 90: Asynchrone Übertragung

Schreiben Sie C-Programme zur asynchronen Übertragung von 8-Bit Daten. Dabei soll folgender Übertragungsrahmen verwendet werden (vgl. Lehrbuch Band 2, Abb. 8.2):

- ein Startbit (Wert: 1)
- zwei Stopbits (Wert: 0)
- ein Paritätsbit (ungerade)

Die Programme sollen nicht zeitgleich senden, bzw. empfangen, sondern ihre Ein- und Ausgabe über Dateien realisieren. Beachten Sie, daß über diesen „Umweg“ die nötige Zeitsynchronisation der beiden Programme überflüssig wird, dies aber ein wesentlicher Punkt bei der „normalen“ gleichzeitigen Übertragung darstellt.

A.90.1: Schreiben Sie ein Sendeprogramm `send.c` gemäß den obigen Anforderungen, das die Daten über die Standardeingabe liest und die entsprechende Bitfolge von Nullen und Einsen (ASCII 48 und 49) auf die Standardausgabe leitet.

A.90.2: Schreiben Sie ein Empfangsprogramm `receive.c` gemäß den obigen Anforderungen, das die Bitfolge von Nullen und Einsen über die Standardeingabe liest und die entsprechenden Daten auf die Standardausgabe leitet. Auch erkannte Übertragungsfehler wie Rahmen- und Paritätsfehler sollen auf die Standardausgabe geschrieben werden.

Testen Sie die Programme, z.B. anhand der folgenden MS-DOS Befehlszeile:

```
send < send.c | receive
```

Dabei muß der Quellcode ihres Sendeprogrammes auf der Standardausgabe erscheinen!

Hinweis: Auf der Diskette zum Buch finden Sie neben korrekten Dateien auch solche mit Fehlern. Testen Sie Ihr Programm damit!